



CHAPTER

정오표

Electronic Device

1. 현대 전자회로 정오표 모음(페이지별 정리)
2. 연산 증폭기의 응용회로 추가부분

그러므로 ΔV_Z 와 ΔI_Z 의 변화는 제너임피던스(Z_Z)를 갖게되고 그 값은 다음과 같이 나타낼 수 있다.

$$Z_Z = \frac{\Delta V_Z}{\Delta I_Z} \dots\dots\dots (3-1)$$

보통 Z_Z 는 제너시험전류 I_{ZT} 에서 정하고 Z_{ZT} 로 표시한다. 이 임피던스는 제너전류값의 선형 범위에 걸쳐 일정하다고 가정한다.

3-1 예제

1N4742 제너다이오드의 규격표에서 $Z_{ZT} = 5 \Omega$ 이고 $I_{ZT} = 21 \text{ mA}$ 에서 $V_{ZT} = 12 \text{ V}$, $I_{ZK} = 0.25 \text{ mA}$, $I_{ZM} = 50 \text{ mA}$ 가 주어졌다. 전류가 12mA에서 30mA로 변화 될 때 제너다이오드 양단 전압은 얼마나 변화되는가?

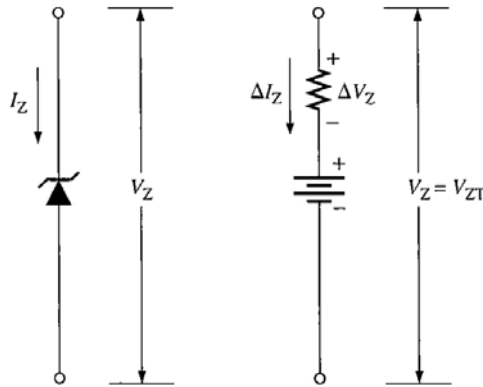


그림 3-5

풀이

i) 30 mA 전류는 $I_{ZT} = 21 \text{ mA}$ 보다 9 mA 증가한 것이다.

$$\Delta I_Z = I_Z - I_{ZT} = 30 \text{ mA} - 21 \text{ mA} = +9 \text{ mA}$$

$$\Delta V_Z = \Delta I_Z Z_{ZT} = (9 \text{ mA})(5 \Omega) = +45 \text{ mV}$$

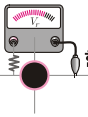
$$V_{Z(30 \text{ mA점})} = 12 \text{ V} + \Delta V_Z = 12 \text{ V} + 45 \text{ mV} = 12.045 \text{ V}$$

ii) 10 mA의 전류는 $I_{ZT} = 21 \text{ mA}$ 보다 9 mA 더 감소한다.

$$\Delta I_Z = -9 \text{ mA}$$

$$\Delta V_Z = \Delta I_Z Z_{ZT} = (-9 \text{ mA})(5 \Omega) = -45 \text{ mV}$$

$$V_{Z(10 \text{ mA점})} = 12 \text{ V} - \Delta V_Z = 12 \text{ V} - 45 \text{ mV} = 11.955 \text{ V}$$



11. 어떤 트랜지스터가 50mA의 컬렉터 전류로써 동작된다. $P_{D(max)}$ 가 1.2 W를 초과하지 않으려면 V_{CE} 는 얼마나 높일 수 있는가?

해설 $P_{D(max)} = V_{CE} \times I_C$ 에서 $V_{CE} = \frac{P_{D(max)}}{I_C} = \frac{1.2W}{50mA} = 24V$

12. 트랜지스터 증폭기의 전압이득이 50이다. 입력전압이 100mV일 때 출력전압은 얼마인가?

해설 $V_{OUT} = A_V \times V_{IN} = 50 \times 100mV = 5V$

13. $r'_e = 10\Omega$, $R_C = 560\Omega$ 인 트랜지스터 베이스에 50mV신호를 공급할 때 컬렉터에서의 신호전압은 얼마인가?

해설 $A_V = \frac{V_{out}}{V_{in}} = \frac{R_C}{r'_e} = \frac{560}{10} = 56$ $V_{out} = V_c = A_V \times V_{IN} = 56 \times 50mV = 2.8V$

14. 그림 4-27에서 트랜지스터의 $I_{C(sat)}$ 를 구하라. 포화하기 위한 I_B 값은 얼마인가? 또 포화되기 위한 $V_{(IN)}$ 의 최소값은 얼마인가?

해설 $I_{C(sat)} = \frac{V_{CC}}{R_C} = \frac{5V}{10K\Omega} = 0.5mA$, $I_B = \frac{I_{C(sat)}}{\beta_{DC}} = \frac{0.5mA}{150} = 3.3\mu A$
 $V_{IN} = I_B R_B + 0.7V = 0.0033mA \times 10000\Omega + 0.7V = 33.7V$

15. 그림 4-27에 트랜지스터는 $\beta_{DC} = 50$ 이다. $V_{(IN)} = 5V$ 일 때 포화되기 위한 R_B 의 값은 얼마인가? 또 트랜지스터가 차단되기 위한 $V_{(IN)}$ 은 얼마인가?

해설 $I_{C(sat)} = \frac{V_{CC}}{R_C} = \frac{15V}{1.2K\Omega} = 12.5mA$, $I_B = \frac{I_{C(sat)}}{\beta_{DC}} = \frac{12.5mA}{50} = 0.25mA$
 $R_B = \frac{V_{IN} - V_{BE}}{I_B} = \frac{5V - 0.7V}{0.25mA} = 17.2K\Omega$

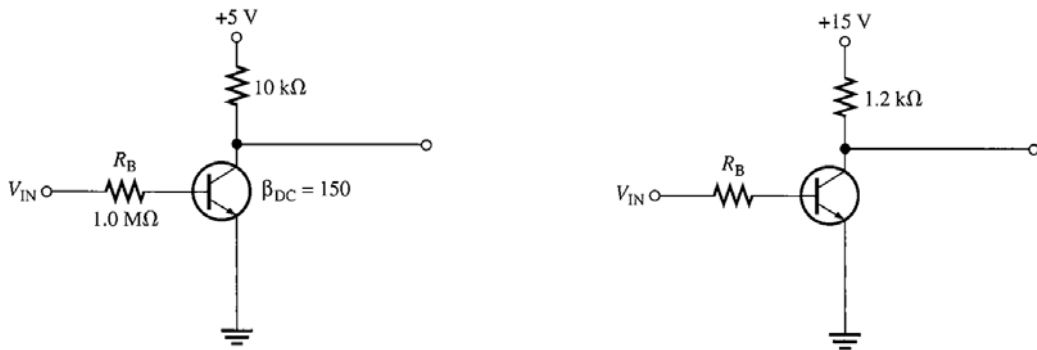


그림 4-27

16. 그림 4-28에서 트랜지스터 리드를 판별하라(밑에서 본 것이다).

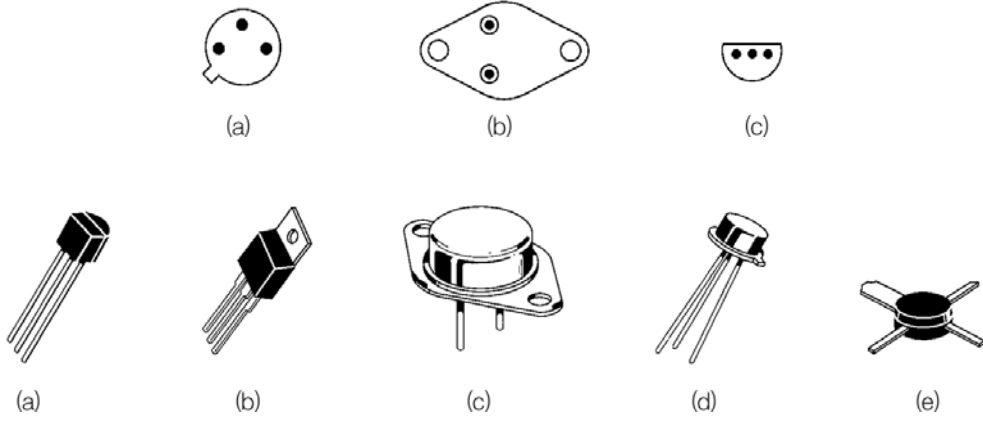


그림 4-28

6-1 예제

신호전압 10mV rms, 300Ω의 신호저항을 가진 그림 6-9의 교류 등가회로는 그림 6-14회로와 같다. 이 회로에서 베이스의 신호전압을 구하라 .

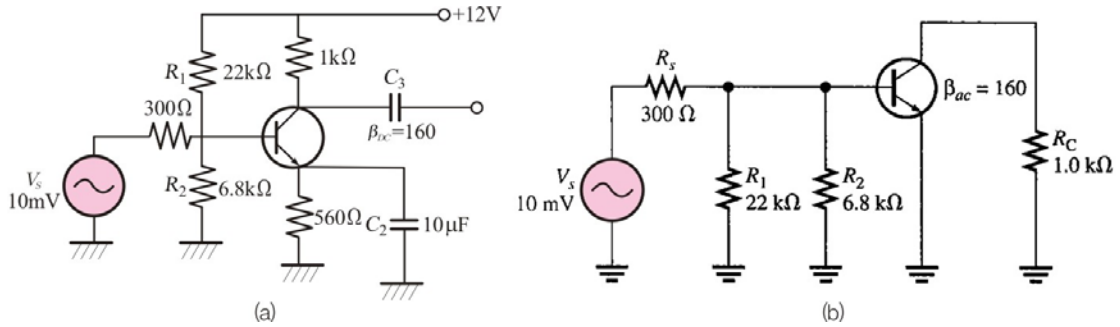


그림 6-14

풀이

$$V_B \cong \left(\frac{R_2}{R_1 + R_2} \right) V_{CC} = \left(\frac{6.8\text{k}\Omega}{28.8\text{k}\Omega} \right) 12\text{V} = 2.83\text{V}$$

$$I_C = I_E = \frac{V_E}{R_E} = \frac{2.83\text{V} - 0.7\text{V}}{560} = \frac{2.13\text{V}}{560} = 3.80\text{mA}$$

먼저 ac 이미터 저항을 구하면

$$r'_e = \frac{25\text{mV}}{I_E} = \frac{25\text{mV}}{3.08\text{mA}} = 6.58\Omega$$

$$R_{in(BASE)} = \beta_{ac} r'_e = 160(6.58\Omega) = 1.05\text{k}\Omega$$

전 입력저항은

$$R_{in(tot)} = R_1 || R_2 || R_{in(base)} = \frac{1}{\frac{1}{22\text{k}\Omega} + \frac{1}{6.8\text{k}\Omega} + \frac{1}{1.05\text{k}\Omega}} = 873\Omega$$

베이스에서의 신호전압이 $R_{in(tot)}$ 양단의 전압이기 때문에 입력 신호전압은 R_s 와 $R_{in(tot)}$ 에 의해 분배된다.

$$V_b = \left(\frac{R_{in(tot)}}{R_s + R_{in(tot)}} \right) V_s = \left(\frac{873\Omega}{1173\Omega} \right) 10\text{mV} = 7.44\text{mV}$$

여기서 신호원 내부저항과 증폭기의 입력저항으로 인해 입력신호가 약간 감쇠(감소)되었다는 것을 알 수 있다.

3. 공통 이미터 증폭기의 전압이득

전압이득은 교류 입력전압(V_b)과 교류 출력전압(V_c)과의 비이다.

그러므로 전압이득은 무부하일 때 200에서 부하가 걸리면 1.59로 줄어든다.

$$A_v = \frac{R_C}{r'_e} = \frac{1\text{k}\Omega}{5\Omega} = 200$$

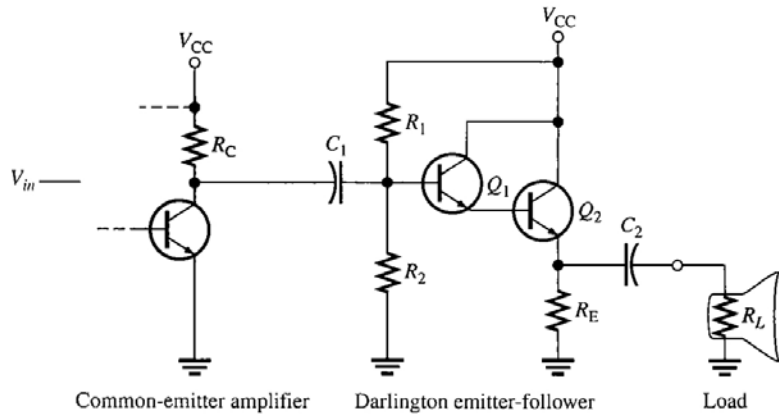


그림 6-30 다링톤 이미터 플로워가 저 저항부하 사이에 버퍼로써 사용된 회로

$$A_v = \frac{R_C}{r'_e} = \frac{7.94\Omega}{5\Omega} = 1.59$$

그러므로 다링톤 접속을 이용하여 그림 6-30과 같이 증폭기와 스피커를 인터페이스 시킬 수 있다.



$V_{CC} = 12\text{V}$, $R_C = 1\text{k}\Omega$ 그리고 $r'_e = 5\Omega$ 인 공통 이미터와 $R_1 = 10\text{k}\Omega$, $R_2 = 22\text{k}\Omega$, $R_E = 22\Omega$, $R_L = 8\Omega$ $V_{CC} = 12\text{V}$ 인 다링톤 회로가 종속된 그림 6-30에서 다음을 구하라. 단, 각 트랜지스터의 $\beta_{DC} = \beta_{ac}$ 는 200이다.

- (a) 공통 이미터 증폭기의 전압이득은?
- (b) 다링톤 이미터 플로워의 전압이득을 구하라.
- (c) 다링톤 없이 직접 스피커를 구동하는 공통 이미터 증폭기와 이득을 비교하라.

풀이

(a) 공통 이미터 증폭기의 전압이득

$$V_B = \left(\frac{R_2 \parallel \beta_{DC}^2 R_E}{R_1 + R_2 \parallel \beta_{DC}^2 R_E} \right) V_{CC} = \left(\frac{20\text{k}\Omega}{30\text{k}\Omega} \right) 12\text{V} = 8.0\text{V}$$

$$I_E = \frac{V_E}{R_E} = \frac{V_B - 2V_{BE}}{R_E} = \frac{8.0\text{V} - 1.4\text{V}}{22\Omega} = 300\text{mA}$$

$$R_c = \frac{R_c \times R_L}{R_c + R_L} = \frac{2.2\text{K}\Omega \times 10\text{K}\Omega}{2.2\text{K}\Omega + 10\text{K}\Omega} = 1.8\text{K}\Omega$$

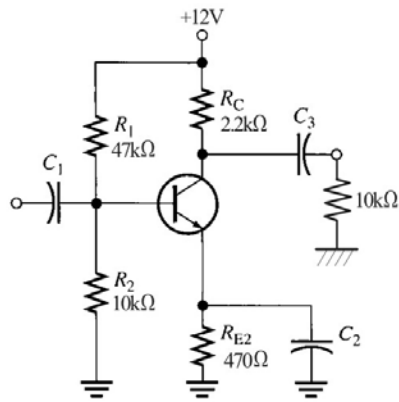
교류부하선은

$$I_{C(sat)} = I_{CQ} + \frac{V_{CEQ}}{R_c} = 3\text{mA} + \frac{4\text{V}}{1.8\text{K}\Omega} = 5.2\text{mA}$$

$$V_{CE(cutoff)} = V_{CEQ} + I_{CQ}R_c = 4\text{V} + 3\text{mA} \times 1.8\text{K}\Omega = 9.4\text{V}$$

$$I_{C(max)} = I_{C(sat)} - I_{CQ} = 5.2\text{mA} - 3\text{mA} = 2.2\text{mA}$$

$$V_{out(max)} = V_{CE(cutoff)} = 4\text{V}$$



(a) $\beta_{ac} = \beta_{DC} = 125$; $r'_e = 2\Omega$

그림 7-40

4. 그림 7-40의 각 회로에 대한 대신호 전압이득을 구하여라.

해설 $A_v = \frac{R_c}{r'_e} = \frac{1.8\text{K}\Omega}{2\Omega} = 900$

5. 그림 7-40에서 출력전압의 클리핑없이 각 증폭기에 인가할 수 있는 입력전압의 최대 실효값을 구하여라.

해설 $V_s = \frac{V_{out}}{\sqrt{2} A_v} = \frac{4\text{V}}{\sqrt{2} \times 900} = 3.14\text{mV}$

6. 그림 7-41에서 각 트랜지스터의 최소정격을 결정하라.

해설 $V_B = 24\text{V} \frac{27\text{K}\Omega}{100\text{K}\Omega + 27\text{K}\Omega} = 5.1\text{V}$, $I_{CQ} = \frac{5.1\text{V} - 0.7\text{V}}{2700\Omega} = 1.6\text{mA}$

$$V_{CEQ} = V_{CC} - I_{CQ}(R_C + R_E) = 24\text{V} - 1.6\text{mA}(12.7\text{K}\Omega) = 3.68\text{V}$$

$$P_{D(max)} = I_{CQ} \times V_{CEQ} = 1.6\text{mA} \times 3.68\text{V} = 5.9\text{mW}$$

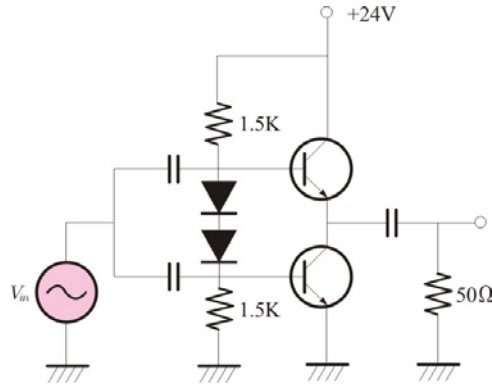


그림 7-43

8. 그림 7-43의 회로에 대하여 출력전압과 부하전류의 최대 첨두값을 결정하라.

해설 $V_{CEQ} = \frac{V_{CC}}{2} = \frac{24V}{2} = 12V$

$$I_{L(\max)} = I_{C(sat)} = \frac{V_{CEQ}}{R_L} = \frac{12V}{50\Omega} = 0.24A$$

9. 그림 7-42에서 B급 푸쉬풀 증폭기가 얻을 수 있는 최대 신호전력을 구하라. 직류 입력전력을 구하라.

해설 문8에 결과를 이용하여

$$P_{out} = 0.25 V_{CC} I_{C(sat)} = 0.25 (24V) (0.24A) = 1.44W$$

$$P_{DC} = \frac{V_{CC} I_{C(sat)}}{\pi} = \frac{(24V)(0.24A)}{\pi} = 1.83W$$

10. 어떤 B급 푸쉬풀 증폭기의 효율이 0.71이고 직류 입력전력이 16.3W이면, 교류 출력전력은 얼마인가?

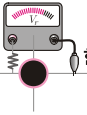
해설 $\eta = \frac{P_{out}}{P_{DC}}$ 에서 $P_{out} = \eta \times P_{DC} = 0.71 \times 16.3W = 11.6W$

11. 어떤 B급 푸쉬풀 증폭기는 $R_e = 8\Omega$ 이고, $V_{CEQ} = 12V$ 일 때 I_{CC} , P_{DC} 및 P_{out} 을 결정하라. 이 증폭기가 최대 출력조건하에서 동작한다고 가정하면 V_{CC} 는 얼마인가?

해설 $I_{C(sat)} = \frac{V_{CEQ}}{R_e} = \frac{12V}{8\Omega} = 1.5A$, $I_{CC} = \frac{I_{C(sat)}}{\pi} = \frac{1.5A}{\pi} = 478mA$,

$$V_{CC} = 2V_{CEQ} = 2 \times 12V = 24V$$

$$P_{DC} = \frac{V_{CC} I_{C(sat)}}{\pi} = \frac{24V \times 1.5A}{\pi} = 11.5W, \quad P_{out} = 0.25 V_{CC} I_{C(sat)} = 0.25 \times 24V \times 1.5A = 9W$$



12. 어떤 C급 증폭기 트랜지스터는 입력주기의 10%동안 도통된다. 만일 $V_{CE(sat)} = 0.18V$, $I_{C(sat)} = 25mA$ 라면 최대출력에 대한 평균 전력손실은 얼마인가?

해설 $P_{D(average)} = \left(\frac{0.1T}{T}\right) V_{CE(sat)} I_{C(sat)} = 0.1 \times 0.18V \times 25mA = 0.45mW = 450\mu W$

13. $L = 10mH$, $C = 0.001\mu F$ 인 탱크회로의 공진주파수는 얼마인가?

해설 $f_r = \frac{1}{2\pi\sqrt{LC}} = \frac{1}{2\pi\sqrt{10mH \times 0.001\mu F}} = 50.3KHz$

14. $V_{CC} = 12V$ 인 C급 동조 증폭기의 최대 첨두간 출력전압은 얼마인가?

해설 $V_{O(pp)} = 2 \times 12V = 24V$

8-18
예제

어떤 공핍형 MOSFET의 $I_{DSS} = 10\text{mA}$, $V_{GS(off)} = -8\text{V}$ 이다.

- (a) 이것은 n채널인가? p채널인가?
- (b) $V_{GS} = -3\text{V}$ 일때 I_D 를 구하라.
- (c) $V_{GS} = +3\text{V}$ 일때 I_D 를 구하라.

풀이

(a) $V_{GS(off)}$ 가 음이므로 이 소자는 n채널 MOSFET이다.

(b) $I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_{GS(off)}}\right)^2 = (10\text{mA}) \left(1 - \frac{-3\text{V}}{-8\text{V}}\right)^2 = 3.91\text{mA}$

(c) $I_D = (10\text{mA}) \left(1 - \frac{+3\text{V}}{-8\text{V}}\right)^2 = 18.9\text{mA}$

2. 증가형 MOSFET의 전달특성

증가형 MOSFET는 단지 채널의 증가만을 이용하게 되므로 n채널 소자는 양의 게이트-소스 전압을 필요로 하고 p채널 소자는 음의 게이트전압을 필요로 한다. 그림 8-30에 증가형 MOSFET의 두 형태에 대한 전달 특성곡선을 나타냈다. V_{GS} 가 임계전압 $V_{GS(th)}$ 값에 도달할 때까지는 드레인 전류가 흐르지 않는다. 증가형 MOSFET의 전달 특성곡선 식은 다음과 같다.

$$I_D = K (V_{GS} - V_{GS(th)})^2 \dots\dots\dots (8-10)$$

여기서 상수 K는 MOSFET의 종류에 따라 고유한 값이며, 규격표로부터 주어진 V_{GS} 값에 대한 $I_{D(on)}$ 값을 취하여 식 (8-10)에 넣어 K의 값을 구한다.

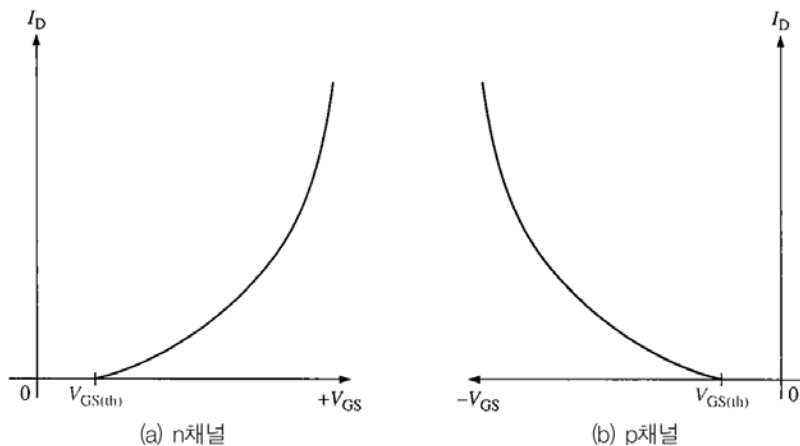
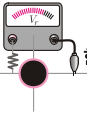


그림 8-30 E-MOSFET 전달 특성곡선



예제

2N7008 E-MOSFET에 대한 규격표에서 $V_{GS(th)} = 1V$ 이고, $V_{GS} = 10V$ 에서 최소 $I_{D(on)} = 500mA$ 이다. $V_{GS} = 5V$ 에 대한 드레인 전류를 구하라.

풀이

먼저 식 (8-10)를 이용하여 K 를 구한다.

$$K = \frac{I_{D(on)}}{(V_{GS} - V_{GS(th)})^2} = \frac{500mA}{(10V - 1V)^2} = 6.17mA/V^2$$

다음 K 의 값을 이용하여 $V_{GS} = 5V$ 에 대한 I_D 의 값을 계산한다.

$$I_D = K(V_{GS} - V_{GS(th)})^2 = 6.17mA/V^2(5V - 1V)^2 = 98.7mA$$

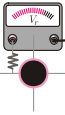
3. 취급상의 주의점

모든 MOS 소자는 정전기(electrostatic discharge)로 부터 손상되기 쉽다. 격리된 게이트구조 때문에 입력용량이 생긴다. 입력용량과 대단히 큰 입력저항이 서로 결합하여 과도한 정전하가 축적됨으로써 소자에 손상을 줄 수 있다. 정전기로부터 손상을 방지하기 위해서는 MOSFET를 다루는 데 반드시 지켜야 할 주의사항이 있다.

- i) MOS 소자는 전도성 스펀지(foam)에 운반되고 보관해야 한다.
- ii) 조립과 시험에 이용되는 모든 기구와 금속작업대는 접지되어야 한다.
- iii) 전원이 켜져(on) 있을 때 회로에서 MOS 소자 또는 다른 소자를 떼어내지 말아야 한다.
- iv) 직류전원이 꺼져(off) 있을 때 신호를 가하지 말아야 한다.

정리하고 넘어가기

1. 공핍형 MOSFET와 증가형 MOSFET의 구조적인 차이점을 서술하라.
2. 증가형 MOSFET에 없는 두 파라미터는 무엇인가?



7. 일정한 전류영역에서 드레인 전류가 어느 경우에 증가하는가?

- (a) 게이트-소스 바이어스 전압이 감소하는 경우
- (b) 게이트-소스 바이어스 전압이 증가하는 경우
- (c) 드레인-소스 전압이 증가하는 경우
- (d) 드레인-소스 전압이 감소하는 경우

해설 일정 전류 영역일 때 V_{DD} 를 증가시키면 갑자기 V_{GS} 가 감소되면서 I_D 가 증가하는 항복이 일어난다.

8. 어떤 FET의 회로에서 $V_{GS} = 0V$, $V_{DD} = 15V$, $I_{DSS} = 15mA$, $R_D = 470\Omega$ 이다. R_D 가 330Ω 으로 작아진다면 I_{DSS} 는 얼마인가?

- (a) 19.5 mA
- (b) 10.5 mA
- (c) 15 mA
- (d) 1 mA

해설 $V_{GS} = 0V$, $I_{DSS} = 15mA$ 로 R_D 와는 무관하다.

9. 차단시 JFET의 채널은?

- (a) 가장 넓은 점이다.
- (b) 공핍영역에 의해 완전히 채널이 막힌 상태이다.
- (c) 매우 좁다.
- (d) 역방향 바이어스 되어 있다.

해설 공핍영역에 의해 완전히 채널이 막힌 상태이다.

10. 어떤 JFET의 규격표에서 $V_{GS(off)} = -4V$ 이다. 핀치-오프전압, V_P 는?

- (a) 구해지지 않는다.
- (b) $-4V$ 이다.
- (c) V_{GS} 에 따른다.
- (d) $+4V$ 이다.

해설 $V_P = -V_{GS} = +4V$

11. 문제 10에서 JFET는?

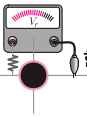
- (a) n채널이다.
- (b) p채널이다.
- (c) n채널이나 p채널 일 수 있다.
- (d) 알 수 없다.

해설 $-V_{GS}$ 이므로 n채널이다.

12. 어떤 JFET에서 $V_{GS} = 10V$ 일 때 $I_{GSS} = 10nA$ 이다. 입력저항은?

- (a) $100 M\Omega$
- (b) $1 M\Omega$
- (c) $1000 M\Omega$
- (d) $10000 M\Omega$

해설 $R_{IN} = \frac{V_{GS}}{I_{DSS}} = \frac{10V}{10nA} = 1,000M\Omega$



26. $I_D=3\text{mA}$, $V_{GS}=-2\text{V}$, $V_{GS(off)}=-10\text{V}$ 일 때의 I_{DSS} 를 구하라.

해설 $I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_{GS(off)}}\right)^2$ 에서

$$I_{DSS} = \frac{3\text{mA}}{\left(1 - \frac{-2\text{V}}{-10\text{V}}\right)^2} = 4.69\text{mA}$$

27. 증가형 MOSFET의 규격표에서 $V_{GS} = -12\text{V}$, $V_{GS(th)} = -3\text{V}$ 일 때 $I_{D(on)} = 10\text{mA}$ 이다. $V_{GS} = -6\text{V}$ 일 때의 I_D 를 구하라.

해설 $K = \frac{I_{D(on)}}{(V_{GS} - V_{GS(th)})^2} = \frac{10\text{mA}}{(12\text{V} - 3\text{V})^2} = 0.56(\text{mA}/\text{V}^2)$

$$I_D = 0.56(\text{mA}/\text{V}^2)(6\text{V} - 3\text{V})^2 = 5\text{mA}$$

28. 그림 8-44의 각 공핍형 MOSFET는 어느 모드(공핍형 또는 증가형)로 바이어스 되었는가?

해설 a)공핍, b)증가, c)zero, d)공핍

29. 그림 8-45의 각 증가형 MOSFET는 n채널 또는 p채널인가에 따라 +5V와 -5V의 $V_{GS(th)}$ 를 갖는다. 각 MOSFET가 도통 상태인지 차단 상태인지를 결정하라.

해설 a)회로는 n채널 $V_{GS} = V_G = 10\text{V} \frac{10\text{M}\Omega}{14.7\text{M}\Omega} = 21.3\text{V} > +5\text{V}$ 이므로 도통상태

b)회로는 p채널 $V_{GS} = V_G = -25\text{V} \frac{1\text{M}\Omega}{11\text{M}\Omega} = -2.3\text{V} < -5\text{V}$ 이므로 차단상태

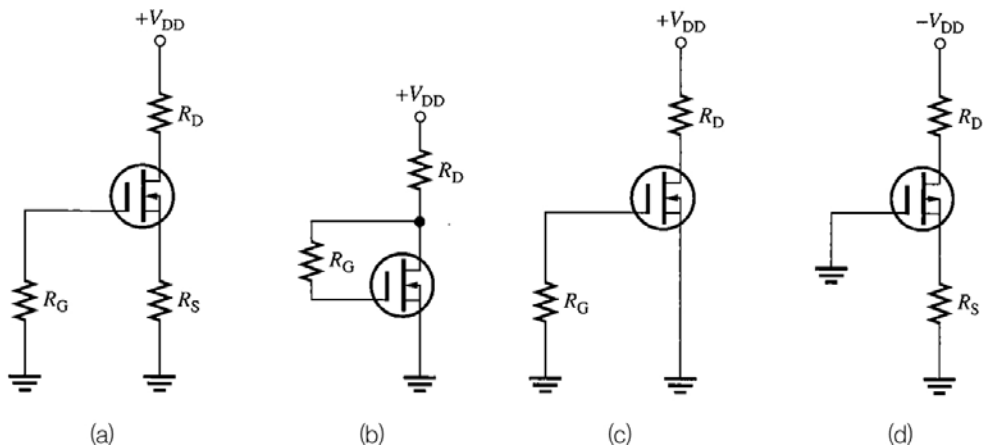
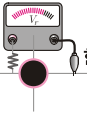


그림 8-44



6. 어떤 공통 소스 증폭기의 전압이득이 10이다. 소스의 바이패스 커패시터가 제거된다면?
 (a) 전압이득이 증가할 것이다. (b) 전달 컨덕턴스가 증가할 것이다.
 (c) 전압이득이 감소할 것이다. (d) Q점이 전이될 것이다.

해설 바이패스 커패시터가 없는 경우 이득은 $A_v = -\frac{g_m R_D}{1 + g_m R_S}$ 로 $\frac{1}{1 + g_m R_S}$ 만큼 적어진다.

7. CS증폭기 10 kΩ의 부하저항과 $R_D = 820\Omega$ 의 부하저항을 갖는다. $g_m = 5\text{mS}$ 이 $V_{in} = 500\text{mV}$ 라면 출력 신호전압은?
 (a) 1.89V (b) 2.05V
 (c) 25V (d) 0.5V

해설 $V_0 = -g_m R_D V_{gs} = -5\text{mS} \times \frac{10\text{K}\Omega \times 820\Omega}{10\text{K}\Omega + 820\Omega} \times 500\text{mV} = -1.89$

8. 문 7의 부하저항이 제거된다면 출력전압은 어떻게 되는가?
 (a) 같다. (b) 감소한다.
 (c) 증가한다. (d) 0이 될 것이다.

해설 증가한다

9. $R_s = 1\text{k}\Omega$ 을 가진 공통 드레인(CD)증폭기는 $6000\mu\text{S}$ 의 전달컨덕턴스를 갖는다. 전압이득은?
 (a) 1 (b) 0.86
 (c) 0.98 (d) 6

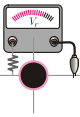
해설 $A_v = \frac{g_m R_S}{1 + g_m R_S} = \frac{6000\mu\text{S} \times 1\text{K}\Omega}{1 + 6000\mu\text{S} \times 1\text{K}\Omega} = 0.86$

10. CD증폭기의 규격값이 $V_{GS} = 10\text{V}$ 에서 $I_{GSS} = 5\text{nA}$ 가 사용된다. 게이트와 접지 사이의 저항 R_G 가 $50\text{M}\Omega$ 이라면 전체 입력저항은?
 (a) $50\text{M}\Omega$ (b) $200\text{M}\Omega$
 (c) $40\text{M}\Omega$ (d) $20.5\text{M}\Omega$

해설 $R_{IN(\text{gate})} = \frac{V_{GS}}{I_{GSS}} = \frac{10\text{V}}{5\text{nA}} = 2000\text{M}\Omega$ $R_{IN} = \frac{2000\text{M}\Omega \times 50\text{M}\Omega}{2050\text{M}\Omega} \cong 50\text{M}\Omega$

11. 공통 게이트 증폭기는 CS와 CD접속과 다르다. CG증폭기가 갖는 특징은?
 (a) 전압이득이 높다 (b) 전압이득이 낮다
 (c) 보다 높은 입력저항이다. (d) 낮은 입력저항이다

해설 낮은 입력저항이다.



8. 그림 9-31의 각 공통 소스 증폭기의 전압이득을 구하라.

해설 a) $A_v = -g_m R_d = -3.8\text{mS} \times 1.14\text{K}\Omega = -4.32$

$$R_d = \frac{1.2\text{K}\Omega \times 22\text{K}\Omega}{1.2\text{K}\Omega + 22\text{K}\Omega} = 1.14\text{K}\Omega$$

b) $A_v = -g_m R_d = -5.5\text{mS} \times 1.8\text{K}\Omega = -9.9$

$$R_d = \frac{2.2\text{K}\Omega \times 10\text{K}\Omega}{2.2\text{K}\Omega + 10\text{K}\Omega} = 1.8\text{K}\Omega$$

9. $I_{DSS} = 12.7\text{mA}$, $V_{GS(off)} = -4\text{V}$ 로 주어진 드레인 전류와 바이어스 전압을 구하라. 단, Q점은 중앙에 있다.

해설 중점바이어스 이므로

$$I_D = \frac{I_{DSS}}{2} = \frac{12.7\text{mA}}{2} = 6.35\text{mA}$$

$$V_{GS} = \frac{V_{GS(off)}}{3.4} = \frac{-4\text{V}}{3.4} = -1.2\text{V}$$

10. C_2 가 제거되었다면 그림 9-32의 증폭기에서의 이득은 얼마인가?

해설 $A_v = \frac{g_m R_d}{1 + g_m R_S} = \frac{3700\mu\text{S} \times 0.9\text{K}\Omega}{1 + 3700\mu\text{S} \times 330\Omega} = \frac{3.33}{1.22} = 2.7$

11. 그림 9-33의 공통 소스 증폭기의 경우 중앙 Q점에 대한 I_D , V_{GS} 그리고 V_{DS} 를 구하라. $I_{DSS} = 9\text{mA}$, $V_{GS(off)} = -3\text{V}$ 이다.

해설 중점바이어스 이므로

$$I_D = \frac{I_{DSS}}{2} = \frac{9\text{mA}}{2} = 4.5\text{mA} \quad V_{GS} = \frac{V_{GS(off)}}{3.4} = \frac{-3\text{V}}{3.4} = -0.9\text{V}$$

$$V_{DS} = 9\text{V} - 4.5\text{mA} \times (1\text{K}\Omega + 330\Omega) = 3\text{V}$$

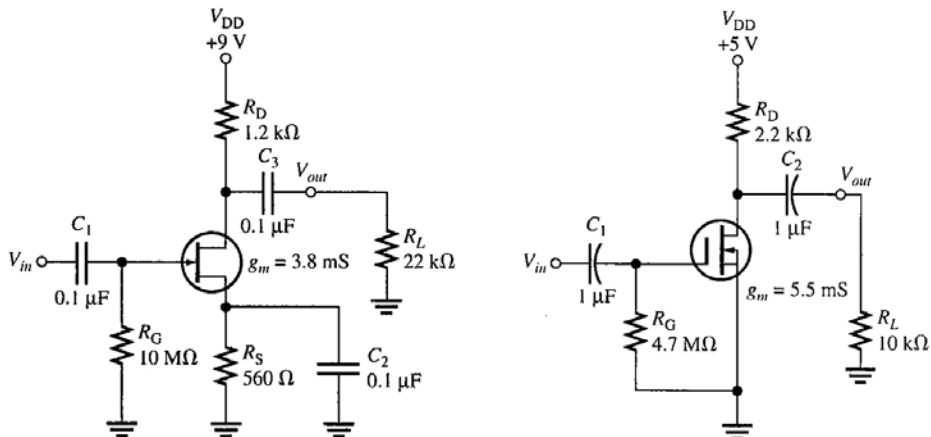


그림 9-31

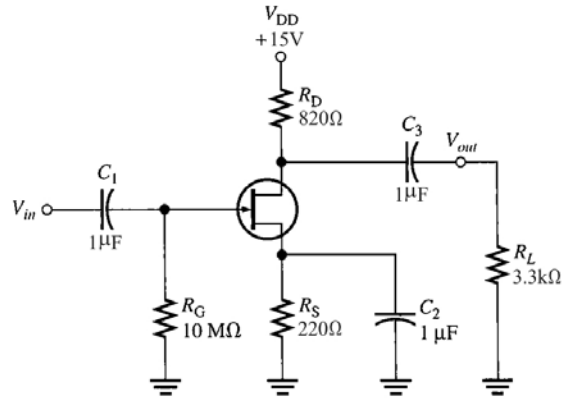


그림 9-32

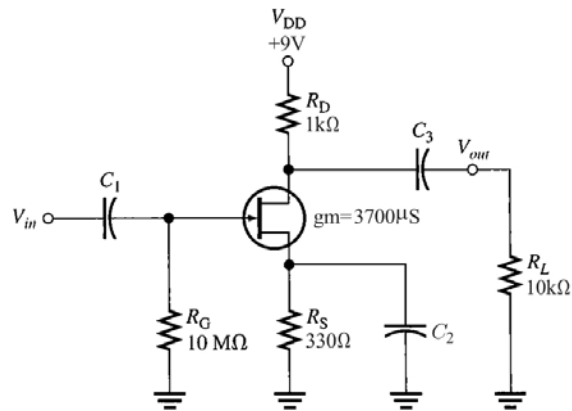


그림 9-33

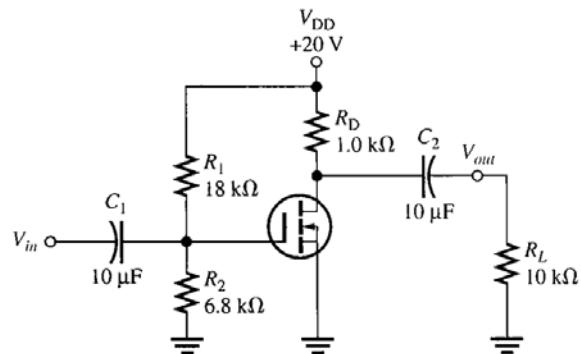


그림 9-34

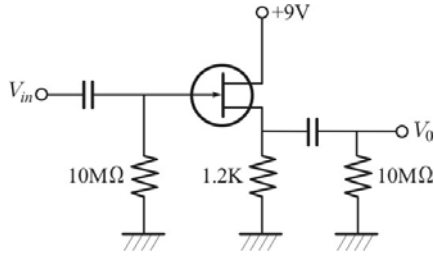
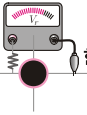


그림 9-35

12. 그림 9-34에서 신호원에서 본 입력저항을 구하라. $V_{GS} = -15V$ 에서 $I_{GSS} = 25 \text{ nA}$ 이다.

해설 $R_G = \frac{15V}{25\text{nA}} = 600M\Omega$

$$R_{in} = R_G \parallel R_{in(\text{gate})} = 10M\Omega \parallel 600M\Omega = 9.84M\Omega$$

13. 그림 9-35의 소스 플로워에서 전압이득과 입력저항을 구하라. $V_{GS} = -15V$ 에서 $I_{GSS} = 50 \text{ pA}$. 그리고 $g_m = 5500\mu S$ 이다.

해설 $R_{in(\text{gate})} = \frac{V_{GS}}{I_{GSS}} = \frac{15V}{50\text{pA}} = 300.000M\Omega$

$$R_{in} = R_G \parallel R_{in(\text{gate})} = 10M\Omega \parallel 300G\Omega = 10M\Omega$$

$$R_s = \frac{1.2K\Omega \times 10M\Omega}{1.2K\Omega + 10M\Omega} = 1.2K\Omega$$

$$A_v = \frac{g_m R_s}{1 + g_m R_s} = \frac{5500\mu S \times 1.2K\Omega}{1 + 5500\mu S \times 1.2K\Omega} = 0.99$$

14. 공통 게이트 증폭기는 $g_m = 4000\mu S$, $R_d = 1.5 \text{ k}\Omega$ 이다. 이득을 구하라.

해설 $A_v = g_m R_D = 4000\mu S \times 1.5K\Omega = 60$

15. 그림 9-36에서 증폭기의 입력저항을 구하라. 단 $g_m = 3500\mu S$ 이다.

해설 $R_{in(\text{source})} = \frac{1}{g_m} = \frac{1}{3500\mu S} = 286\Omega$

$$R_{in} = R_S \parallel R_{in(\text{source})} = 2.2K\Omega \parallel 286\Omega = 253\Omega$$

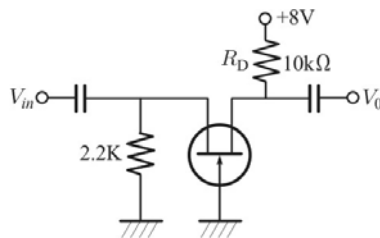


그림 9-36

것처럼 결합 커패시터 C_3 이다. 교류 등가회로로 변환하면 그림 10-11 (b)와 같이 된다. 이 회로를 테브난의 등가로 변환하면 그림 10-11 (c)와 같이 등가 전압원과 직렬저항으로 된 RC 회로망이 된다. 이 회로에서 임계주파수를 구하면 다음과 같다.

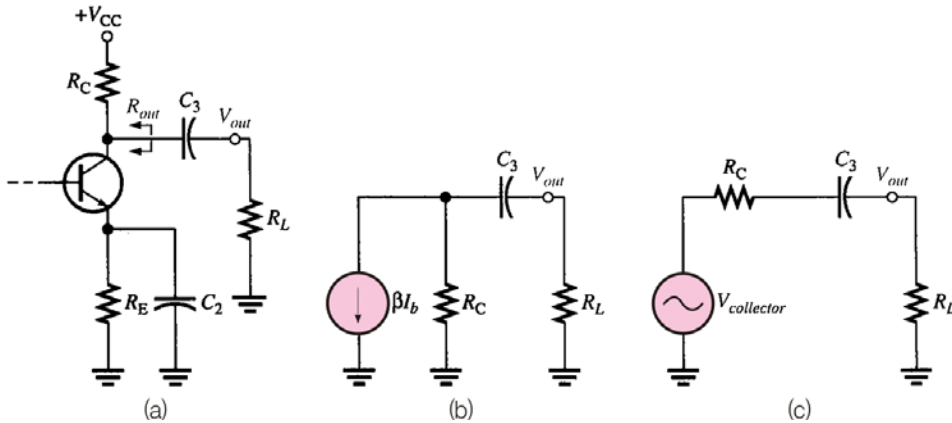


그림 10-11 저주파 출력 RC 회로의 전개

$$f_c = \frac{1}{2\pi(R_C + R_L)C_3} \dots\dots\dots (10-7)$$

주파수가 하한 임계값 f_c 로 감소하게 될 때 신호전압의 중간영역 주파수 전압의 0.707로 감소한다. 이것은 전압이득에서 3dB 감소함을 의미한다.

103
예제

- 어떤 증폭기의 RC 회로는 $R_C = 10\text{k}\Omega$, $C_3 = 0.1 \mu\text{F}$, $R_L = 10\text{k}\Omega$ 이다.
- (a) 임계주파수를 구하라.
 - (b) 임계주파수에서 RC 회로의 감쇠는 얼마인가?
 - (c) 증폭기의 중간영역 이득이 50이면 임계주파수에서의 이득은 얼마인가?

풀이

(a) $f_c = \frac{1}{2\pi(R_C + R_L)C_3} = \frac{1}{2\pi(20\text{k}\Omega)(0.1\mu\text{F})} = 79.6\text{Hz}$

(b) 중간영역 주파수에서 $X_{C3} \cong 0$ 이므로 RC 회로의 감쇠는 다음과 같다.

$$\frac{V_{out}}{V_{in}} = \frac{R_L}{R_C + R_L} = \frac{10\text{k}\Omega}{20\text{k}\Omega} = 0.5$$

dB로 표현하면 $20 \log(0.5) = -6 \text{ dB}$ 가 감소한다.

임계주파수에서 $X_{C2} = R_C + R_L$ 이므로

13. 상위 임계주파수에서 어떤 증폭기의 최대 출력전압은 10V이다. 증폭기의 중역에서 최대전압은?

(a) 7.07 V

(b) 6.37 V

(c) 14.14 V

(d) 10 V

해설 임계주파수의 이득은 중역이득이 $\frac{1}{\sqrt{2}}$ 로 떨어진 값이므로 $10V \times 1.414 = 14.14V$

14. 바이패스 커패시터를 가지지 않는 직접결합 증폭기의 하위 임계주파수는 ?

(a) 변수

(b) 0 Hz

(c) 바이어스에 의존

(d) 해당없음

해설 결합 커패시터가 없으므로 저역 주파수에서 이득감쇠가 없다. 그러므로 하한 임계주파수는 0Hz이다.

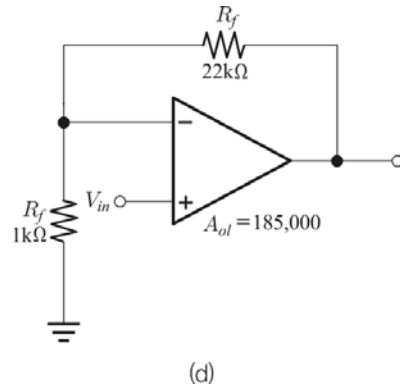
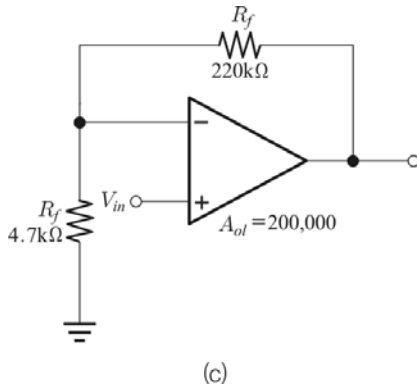


그림 12-43

10. 그림 12-44에서 다음의 근사값을 구하라.

- 해설** (a) $I_{in} = \frac{V_{in}}{R_{in}} = \frac{1V}{2.2k\Omega} = 455\mu A$
 (b) $I_f \approx I_{in} = 455\mu A$
 (c) $V_{out} = -I_f R_f = -(455\mu A)(22k\Omega) = -10V$
 (d) $A_{cl(d)} = -\left(\frac{R_f}{R_i}\right) = -\left(\frac{22k\Omega}{2.2k\Omega}\right) = -10$

(a) I_{in} (b) I_f (c) V_{out} (d) 페루프이득

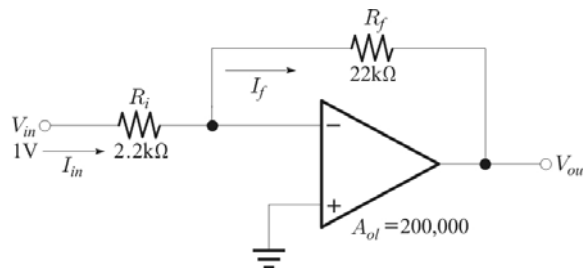


그림 12-44

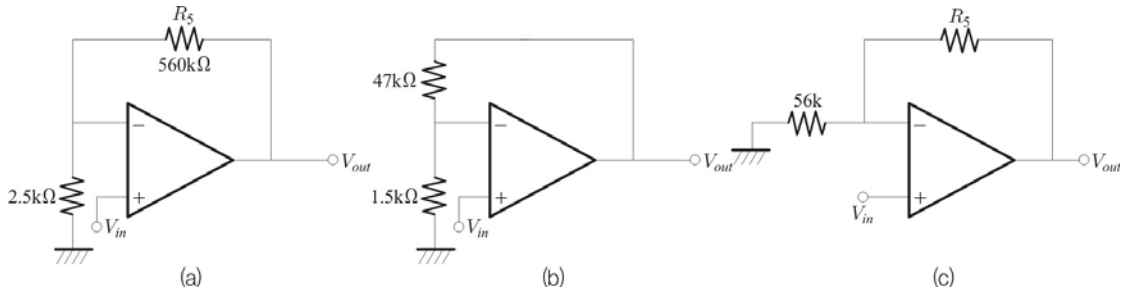
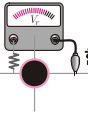


그림 12-45

11. 그림 12.45의 각 증폭기 회로에서 입출력 임피던스를 구하라.

해설 (a) $B = \frac{2.5\text{k}\Omega}{562.5\text{k}\Omega} = 0.00444$

$$Z_{in(NI)} = (1 + A_{ol})Z_{in} = [1 + (175,000)(0.00444)] = 10\text{M}\Omega = 7.79\text{G}\Omega$$

$$Z_{in(NI)} = \frac{Z_{out}}{1 + A_{ol}B} = \frac{75\Omega}{1 + (175,000)(0.00444)} = 96.3\text{m}\Omega$$

(b) $B = \frac{1.5\text{k}\Omega}{48.5\text{k}\Omega} = 0.031$

$$Z_{in(NI)} = (1 + A_{ol})Z_{in} = [1 + (200,000)(0.031)] = 1\text{M}\Omega = 6.20\text{G}\Omega$$

$$Z_{in(NI)} = \frac{Z_{out}}{1 + A_{ol}B} = \frac{25\Omega}{1 + (200,000)(0.031)} = 4.04\text{m}\Omega$$

(c) $B = \frac{56\text{k}\Omega}{1.056\text{k}\Omega} = 0.053$

$$Z_{in(NI)} = (1 + A_{ol})Z_{in} = [1 + (50,000)(0.053)] = 1\text{M}\Omega = 5.30\text{G}\Omega$$

$$Z_{in(NI)} = \frac{Z_{out}}{1 + A_{ol}B} = \frac{50\Omega}{1 + (50,000)(0.053)} = 19.0\text{m}\Omega$$

12. 전압 폴로워가 75Ω의 소스 저항을 가진 전압원에 의해 구동된다.

해설 (a) $R_{comp} = R_{in} = 75\Omega$ placed in the feedback back

$$I_{OS} = |42\mu\text{A} - 40\mu\text{A}| = 2\mu\text{A}$$

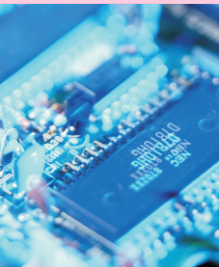
(b) $V_{OUT(error)} = A_v I_{OS} R_{in} = (1)(2\mu\text{A})(75\Omega)150\mu\text{V}$

(a) 바이어스 전류보상을 위해 요구되는 저항의 값은 얼마이며, 이 저항은 어디에 설치해야 하나?

(b) 만일 보상 후의 두 입력 전류가 42μA와 40μA이라면 출력 오차전압은 얼마인가?

13. 연산증폭기의 오프셋전압이 2nV이고, 개방 루프이득이 100,000이다. 출력 오차전압은 얼마인가?

해설 $V_{OUT(error)} = A_v V_{IO} = (1)(2\text{nV}) = 2\text{nV}$



CHAPTER 13

연산 증폭기의 응용 회로

Electronic Device

13.1 비교기

13.2 가산증폭기와 감산증폭기

13.3 적분기와 미분기

13.4 고장진단

13장의 개요

연산증폭기는 성능이 우수하고 간편하기 때문에 선형시스템 뿐만 아니라 비선형시스템에 이르기까지 매우 넓은 분야에서 응용되고 있다. 연산증폭기의 응용분야는 증폭기이외에 미분, 적분회로, 가산과 감산회로의 비교기, 파형발생기 등에 활용된다. 이 장에서는 이들 비교기, 슈미터트리거, 가감산연산증폭기, 적분기 및 미분기 그리고 비선형특성에 대해서 다루기로 한다.

13.1 비교기

초기 연산 증폭기(op-amp)는 주로 가산, 감산, 미분, 적분 같은 수학적 연산에 주로 사용하였기 때문에 연산(operational)이란 용어가 붙게 되었다. 오늘날 연산증폭기는 비교적 낮은 직류 공급 전원을 사용하는 선형 집적회로(linear IC)를 사용하고 있으며 따라서 신뢰도가 높고 가격이 저렴하다.

1. 영전위 비교기

0전위 비교기는 그림 13-1(a)와 같이 반전단자(-)는 접지하여 0V로하고 입력전압을 비 반전단자(+)에 연결하므로써 그림 13-1(b)와 같이 입력전압이 $V_s > 0V$ 면 (+)로 포화된 출력이 되고 $V_s < 0V$ 면 (-)로 포화되는 구형파 출력으로 나타난다. 즉 정현파가 부(-)이면 출력은 최대 부(-)레벨이 되고 다시 0을 지나면서 반대 상태로 반전되어 최대 정(+)레벨로 된다. 정현파 입력을 가하면 0V를 기준으로 정현파 입력을 구형파로 만드는 구형파 발생 회로가 된다. 이것을 **0전위 비교기**라고 한다.

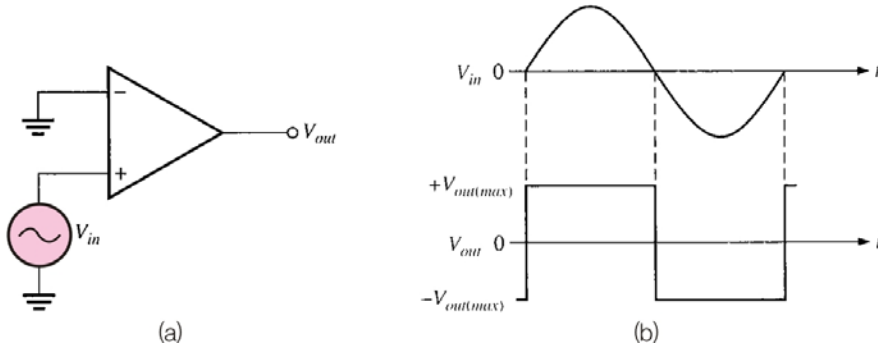


그림 13-1 영전위 검출기

※ 포화출력이 되는 것은 OP-amp는 높은 개방루프이득을 갖기 때문에 두 입력 사이에 전압차가 아주 적더라도 증폭기를 포화시켜 출력전압을 최대가 되게 한다. 예를 들면 연산증폭기의 개루프전압이득 $A_{ol} = 100,000$ 이라고 가정하면 두 입력의 전압차가 0.25mV라 할지라도 $0.25mV \times 100,000 = 25V$ 의 출력을 나타낸다. 그러나 대부분 연산증폭기의 출력은 $\pm 15V$ 보다 적은 출력제한이 있어 결국 연산증폭기는 포화상태가 된다.

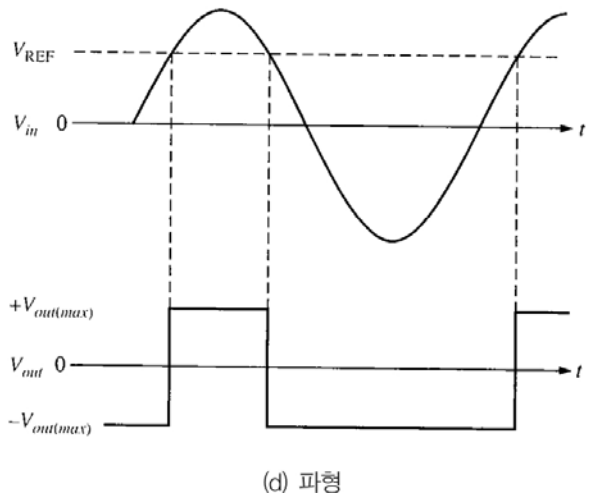
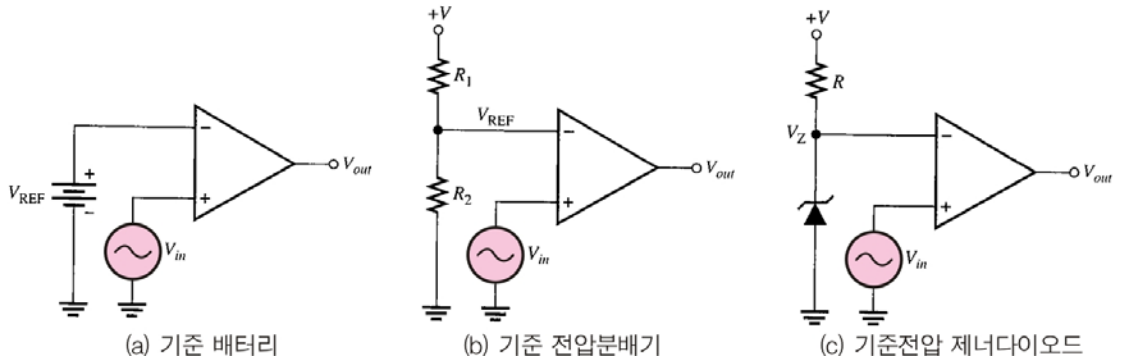


그림 13-2 0이 아닌 전위 검출기

2. 기준전압 비교기

영이 아닌 비교기는 그림 13-2와 같이 구성된다. 기준전압이 0이 아닌 직류전압 V_{REF} 가 된다. 그림 13-2(a)처럼 고정된 기준전압 V_{REF} 을 연결하므로 영이 아닌 비교기 회로로 된다. 그림 13-2(b)는 기준전압을 전압분배기를 이용하여 만든다. 그 기준전압은 다음과 같다.

$$V_{REF} = \frac{R_2}{R_1 + R_2} (+V) \dots\dots\dots (13-1)$$

여기서 +V는 정(+)의 연산증폭기 전원전압이다. 그림 13-2 (c)는 제너다이오드를 사용하여 기준전압($V_{REF} = V_Z$)을 고정시킨 것이다. 정현파입력 V_{in} 이 V_{REF} 보다 적으면 출력은 최대 부(-)레벨이 되고 입력 V_{in} 이 V_{REF} 보다 커지면 출력은 그림 13-2 (d)처럼 최대 정(+)으로 된다.

예제 13-1

그림 13-3 (a) 의 정현파 입력이 그림 13-3 (b) 비교기 회로에 공급되었다. 입력에 대한 출력을 그려라. 최대 출력 레벨은 $\pm 12V$ 이다.

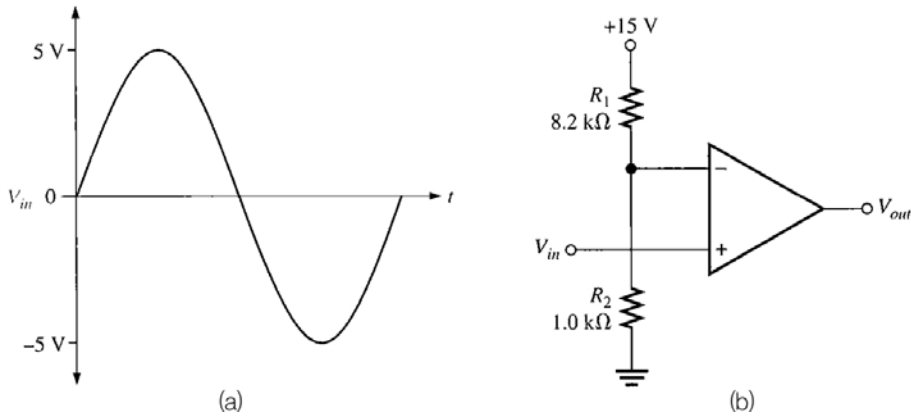


그림 13-3

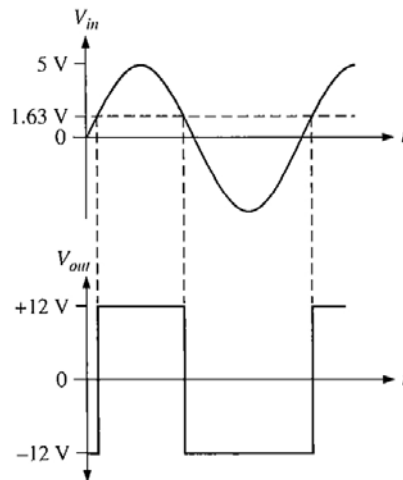


그림 13-4

풀이

기준전압은

$$V_{REF} = \frac{R_2}{R_1 + R_2} (+V) = \frac{1k\Omega}{8.2k\Omega + 1k\Omega} (+15V) = 1.63V$$

입력이 1.63V를 넘을 때마다 출력은 +12V가 된다. 또 입력이 1.63V보다 적으면 그림 13-4처럼 -12V로 전환된다.

3. 히스테리시스를 갖는 비교기 슈미트 트리거

지금까지는 잡음이 없는 이상적인 비교기를 생각 하였으나 실질적인 비교기의 경우에는 원치않는 전압변동(잡음)이 입력전압에 나타나게 된다. 이 잡음전압은 그림 13-5처럼 입력에 잡음이 중첩되어 결국 비교기 출력에 에러를 유발시킨다. 영전위 검출기에 잡음이 실린 입력정현파가 영에 접근할 때 여러 차례 영을 교차하게 되고 이것이 출력에 에러를 유발하게 된다.

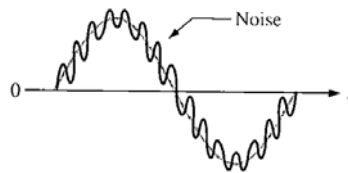


그림 13-5 비교기에서 잡음의 영향

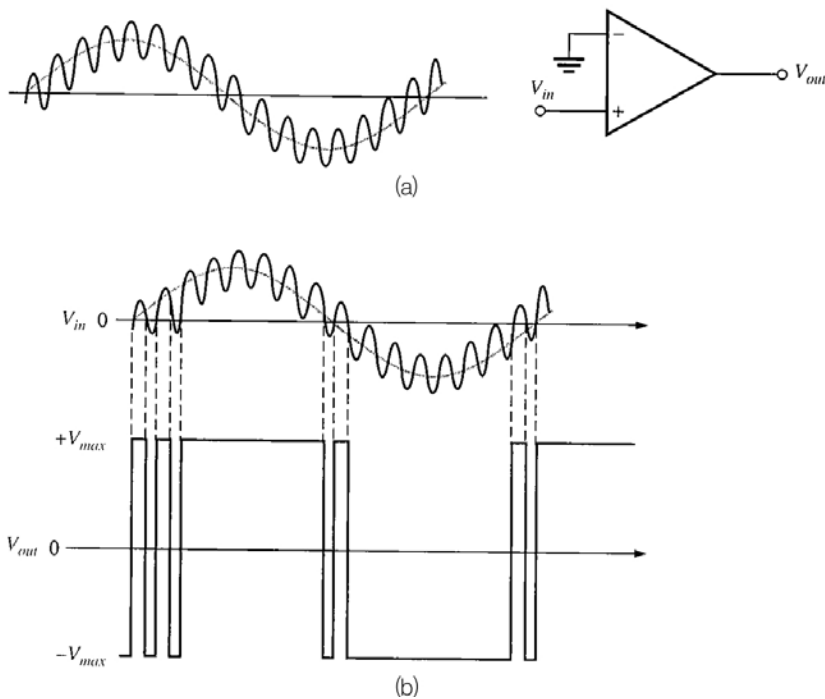


그림 13-6 히스테리시스를 위해 정귀환을 갖는 비교기

비교기에 잡음에 의한 영향을 없애기 위해서는 **히스테리시스라는 정귀환**을 이용한다. 히스테리시를 갖는 비교기의 기본동작은 다음과 같으며 그림 13-6에 나타냈다. 그림 13-7(a)에서 처럼 출력이 $+V_{out(max)}$ 라고 가정하면, 비반전 단자에 귀환되는 전압은 V_{UTP} 이며 다음과 같다.

$$V_{UTP} = \frac{R_2}{R_1 + R_2} [+ V_{out(max)}] \dots\dots\dots (13.2)$$

V_{UTP} 가 출력에서 비반전 단자로 귀환되면 그때 연산증폭기의 차동입력 $V_d = V_{UTP} - V_{in}$ 이므로 입력전압 V_{in} 이 V_{UTP} 를 넘으면 출력은 $-V_{out(max)}$ 로 되어 비반전 단자에 귀환되는 전압은 V_{LTP} 이며 다음과 같다.

$$V_{LTP} = \frac{R_2}{R_1 + R_2} [- V_{out(max)}] \dots\dots\dots (13.3)$$

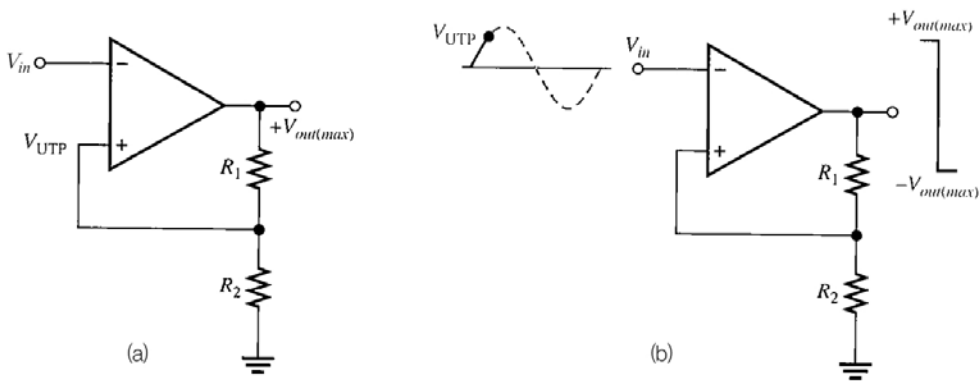


그림 13-7 $+V_{max}$ 에서 $-V_{max}$ 로의 변환되는 비교기의 동작

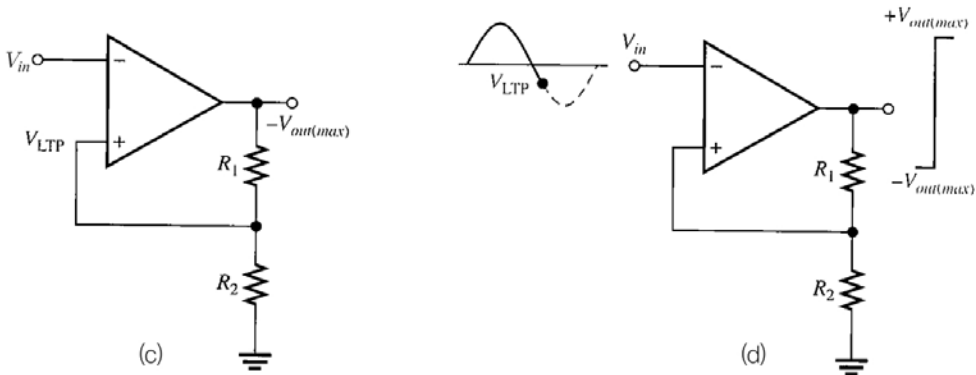


그림 13-8 $-V_{max}$ 에서 $+V_{max}$ 로의 변환되는 비교기의 동작

비교기가 다른 상태로 변환하기 위해서는 입력전압이 V_{LTP} 이하로 떨어져야 한다. 위의 두 특성을 조합하면 히스테리시스를 갖는 입출력 특성을 얻을 수 있다. 이는 그림 13-9처럼 입력에 포함된 약간의 잡음은 출력에 영향을 미치지 못하게 된다. 이 히스테리시스를 갖는 비교기를 슈미트 트리거(schmitt trigger)라고도 한다. 입력이 상측트리거점 V_{UTP} 점에 도달하면 비교기의 상태가 변하고 하측트리거점 V_{LTP} 에 도달하면 상태가 바뀐다. 이 히스테리시스 전압은 두 트리거 전압의 차가 되며 다음과 같다.

$$V_{HYS} = V_{UTP} - V_{LTP} \dots\dots\dots (13.4)$$

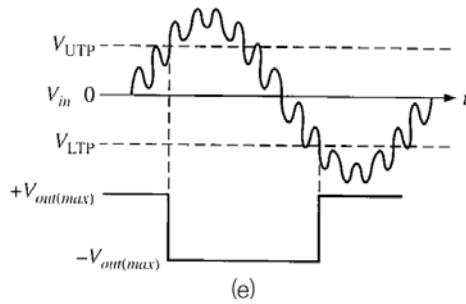


그림 13-9 슈미트 트리거의 입출력 전달특성

예제 13-2

그림 13-9의 비교기에 대한 UTP, LTP를 결정하라. 단, $+V_{out(max)} = +5V$, $-V_{out(max)} = -5V$ 이다.

풀이

$$V_{UTP} = \frac{R_2}{R_1 + R_2} [+V_{out(max)}] = 0.5(5V) = +2.5V$$

$$V_{LTP} = \frac{R_2}{R_1 + R_2} [-V_{out(max)}] = 0.5(-5V) = -2.5V$$

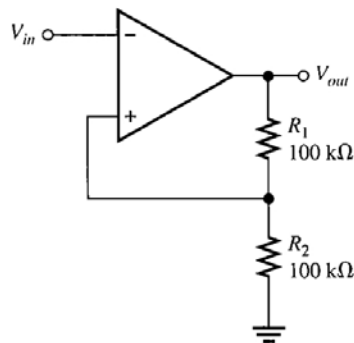


그림 13-10

4. 출력을 제한하는 비교기

제너다이오드는 그림 13-11처럼 출력을 제너전압으로 제한할 수 있다. 이와같이 출력범위를 제한하는 과정을 **제한(bounding)**이라 한다. 이 회로의 동작은 다음과 같다. 제너다이오드의 애노드가 반전 입력에 연결되었으므로 반전 입력단자는 가상접지($\cong 0\text{ V}$)가 된다. 따라서 출력이 제너다이오드 전압에 이르면 그림 13-12처럼 제너다이오드 전압으로 제한된다. 출력이 부(-)로 바뀌면 제너다이오드는 일반 다이오드처럼 동작하여 0.7V에서 순방향 바이어스되며 그림처럼 -0.7 V 로 출력을 제한한다. 제너 다이오드의 방향을 바꾸면 출력은 반대로 된다.

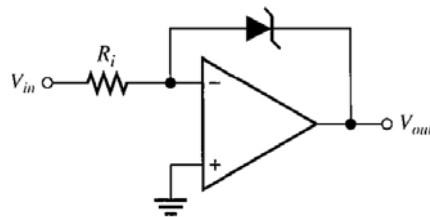


그림 13-11 출력제한 비교기

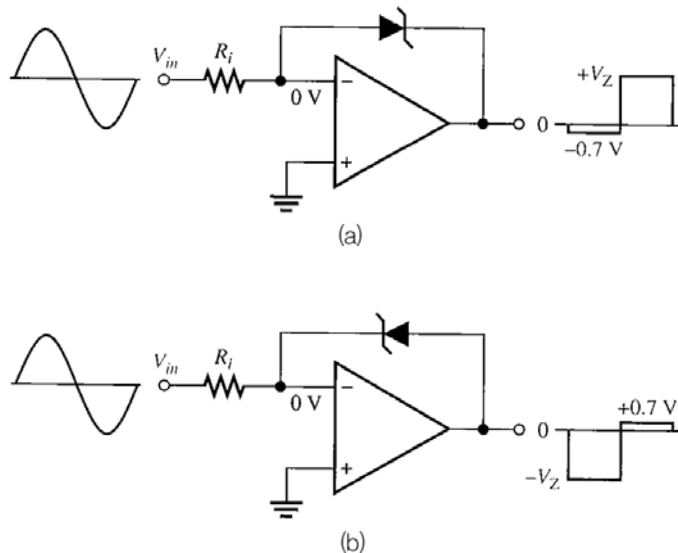


그림 13-12 출력제한 비교기 동작

그림 13-12처럼 두 개의 제너다이오드를 사용하면 출력이 제너전압 +0.7V(순방향바이어스된 제너다이오드 전압강하)로 제한된다. 연산증폭기 비교기에 사용되는 IC는 LM307이다.

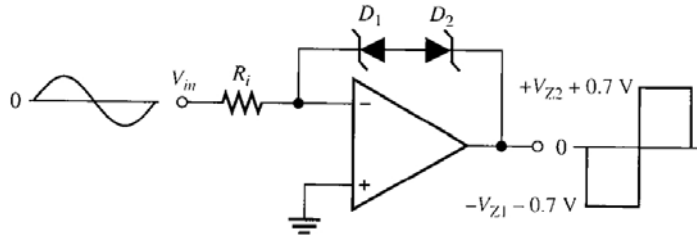


그림 13-12 이중 제한 비교기

13-3
예제

그림 13-13의 출력파형을 그려라.

풀이

이 비교기는 히스테리시스와 제너 제한을 갖는다. 다이오드 D_1 과 D_2 를 양단전압은 항상 $4.7V + 0.7V = 5.4V$ 이다. 이는 한 제너다이오드는 다른 한 다이오드가 브레이크 다운을 할 때 항상 순방향 바이어스되어 0.7V의 전압강하를 갖기 때문이다. 연산증폭기 반전 입력전압은 $V_{out} \pm 5.4V$ 이다. 차전압을 무시하면, 연산증폭기 비반전입력은 $V_{out} \pm 5.4V$ 이다.

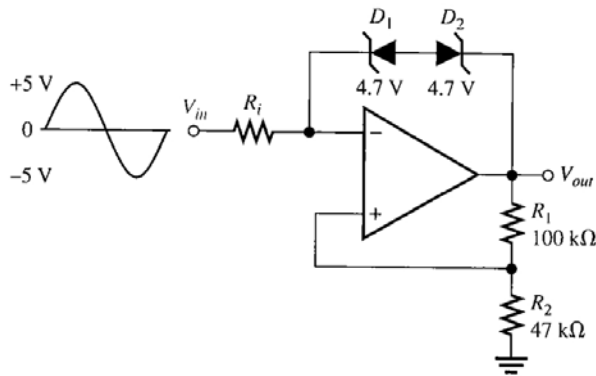


그림 13-13

$$V_{R1} = V_{out} - (V_{out} \pm 5.4 \text{ V}) = \pm 5.4 \text{ V}$$

$$I_{R1} = \frac{V_{R1}}{R_1} = \frac{\pm 5.4 \text{ V}}{100 \text{ k}\Omega} = \pm 54 \mu\text{A}$$

비반전 입력의 전류를 무시하면 다음과 같이 된다.

$$I_{R2} = I_{R1} = \pm 54 \mu\text{A}$$

$$V_{R2} = (47 \text{ k}\Omega)(\pm 54 \mu\text{A}) = \pm 2.54 \text{ V}$$

$$V_{out} = V_{R1} + V_{R2} = \pm 5.4 \text{ V} \pm 2.54 \text{ V} = \pm 7.94 \text{ V}$$

UTP와 LTP전압은 다음과 같다.

$$V_{UTP} = \left(\frac{R_2}{R_1 + R_2} \right) (+V_{out}) = \left(\frac{47 \text{ k}\Omega}{147 \text{ k}\Omega} \right) (+7.94 \text{ V}) = +2.54 \text{ V}$$

$$V_{LTP} = \left(\frac{R_2}{R_1 + R_2} \right) (-V_{out}) = \left(\frac{47 \text{ k}\Omega}{147 \text{ k}\Omega} \right) (-7.94 \text{ V}) = -2.54 \text{ V}$$

주어진 입력에 대한 출력파형은 그림 13-15와 같다.

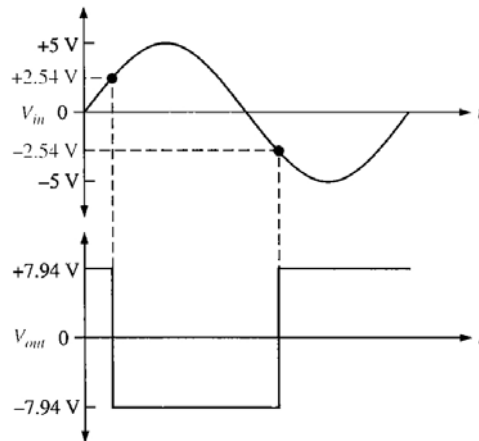


그림 13-15

6. 윈도우(창) 비교기

그림 13-16과 같이 두 개의 연산증폭기로 구성되며 이 회로는 입력이 상한과 하한의 두 제한전압 사이를 넘을 때만 출력이 검출되는 비교기를 **창 비교기(window comparator)**라고 한다.

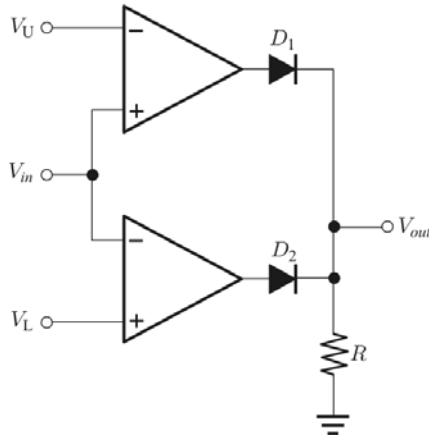


그림 13-16 기본 윈도우 비교기

전압분배기, 제너다이오드 혹은 다른 형태의 전압원으로 구성에 의해 만들어 진 상한과 하한 기준전압을 V_U 와 V_L 로 정해놓고 입력을 가하면 입력 V_{in} 이 윈도우 범위 내에 있는 한 ($V_L < V_{in} < V_U$) 각 비교기 출력은 낮은 상태로 되어, 다이오드 D_1, D_2 는 역방향 바이어스 되고 V_{out} 는 0으로 유지된다. 입력 V_{in} 이 V_U 이상이 되거나 V_L 이하가 되면 윈도우 비교기 출력은 높은 포화상태로 되어 다이오드를 순방향 바이어스 되게 하여 높은 출력 V_{out} 를 낸다. 그림 13-17 임의로 변하는 V_{in} 에 대한 출력파형을 나타낸 것이다.

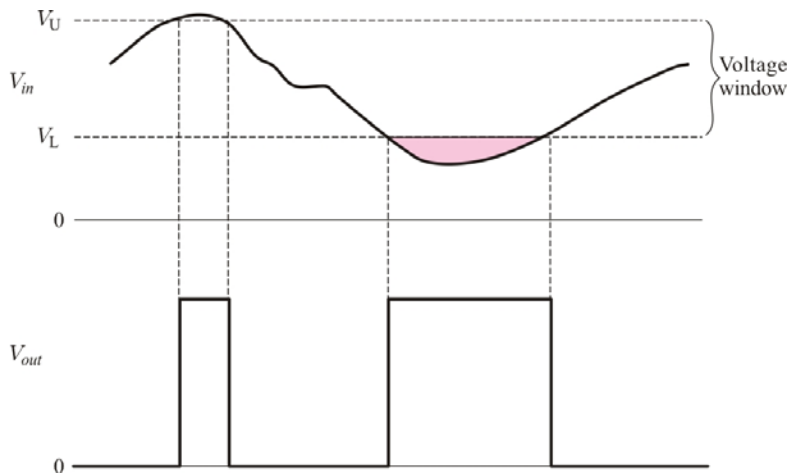


그림 13-17 윈도우 비교기의 입출력파형

7. 비교기 응용

1) 과열검출회로

그림 13-18은 연산증폭기 비교기를 사용한 정밀 과열 감지회로이다. 이 회로는 정상 온도에서 브릿지가 평형이 되도록 가변저항 R_2 를 조절해 놓는다. 브릿지의 한쪽은 온도가 증가함에 따라 저항이 감소하는 부정온도계수를 갖는 온도감지저항인 서미스터 R_1 이다. 임계온도이하에서 R_1 은 R_2 보다 크므로 연산증폭기를 낮은 포화출력으로 구동시키고 트랜지스터 Q_1 을 off 상태로 유지시키는 불 평형 조건을 만든다.

온도가 증가함에 따라 서미스터 저항은 감소한다. 온도가 임계치에 이르면 R_1 은 R_2 와 같게 되고 브릿지는 평형상태가 된다($R_3=R_4$). 이 때 연산증폭기는 높은 포화 출력 상태로 전환되어 트랜지스터 Q_1 이 on상태로 된다. 이것이 경보기를 동작시키거나 과열 조건에 응답하는 릴레이를 동작 시킨다.

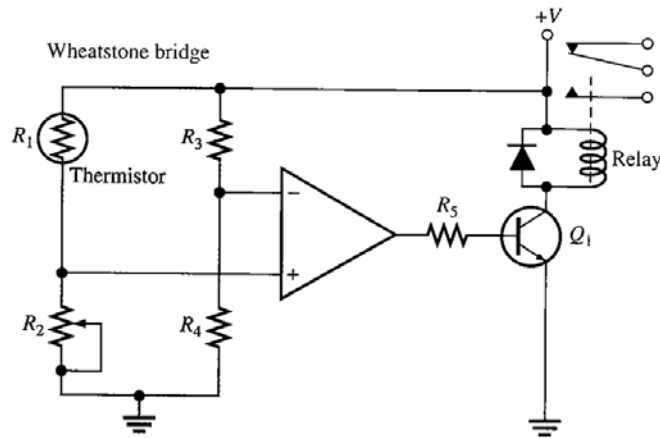
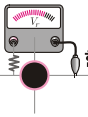


그림 13-18 과열 검출회로

2) A/D 변환

A/D 변환은 선형 아날로그 시스템이 디지털 시스템에 입력을 공급해야 할 때 필요한 인터페이스 과정이다. A/D 변환방법은 여러 가지가 있으나 여기서는 한 가지만 가지고 설명한다. “simultaneous” 혹은 “flash” A/D변환은 전압분배기에 의해 만들어지는 여러 가지 기준전압과 선형 입력전압을 비교하기 위해 병렬 비교기를 사용한다. 주어진 비교기에서 입력이 기준전압을 초과하면 비교기 출력은 높은 상태로 된다. 그림 13-19는 아날로그 입력을 변환하여 3자리 2진수 출력을 표현하는 변환기이다. 이 변환기는 7개의 비교기가 필요한데, 일반적으로 n자리수의 2진수로 변환시키기 위해서는 2^n-1 개의 비교기가 필요하다. A/D변환기는 적당한 수의 2진수를 표현하기 위해 많은 수의 비교기를 필요로 하



는 단점이 있으나 변환시간이 짧은 장점도 있다.

각 변환기의 기준전압은 저항으로 이루어진 전압분배기에 의해 결정되는 V_{REF} 로 정해진다. 각 비교기의 출력은 프라이오리티(priority)엔코더의 입력에 연결된다. 프라이오리티엔코더는 가장 높은 입력을 표현하는 2진수를 만들어내는 디지털장치이다.

엔코더는 샘플링펄스에서 입력을 샘플링한다. 그리고 3자리의 2진수는 엔코더의 출력에 나타나는 아날로그 입력신호에 비례한다. 샘플링률은 입력신호의 변화를 나타내는 2진수의 결과에 의해 정확도를 결정한다. A/D변환기의 기본적인 동작을 예를들어 설명해보자.

그림 13-18의 A/D변환기에 그림 13-19의 입력신호와 샘플링펄스가 인가되었을 때 세 자리 동시 A/D 변환기의 2진수 결과가 구해진다.

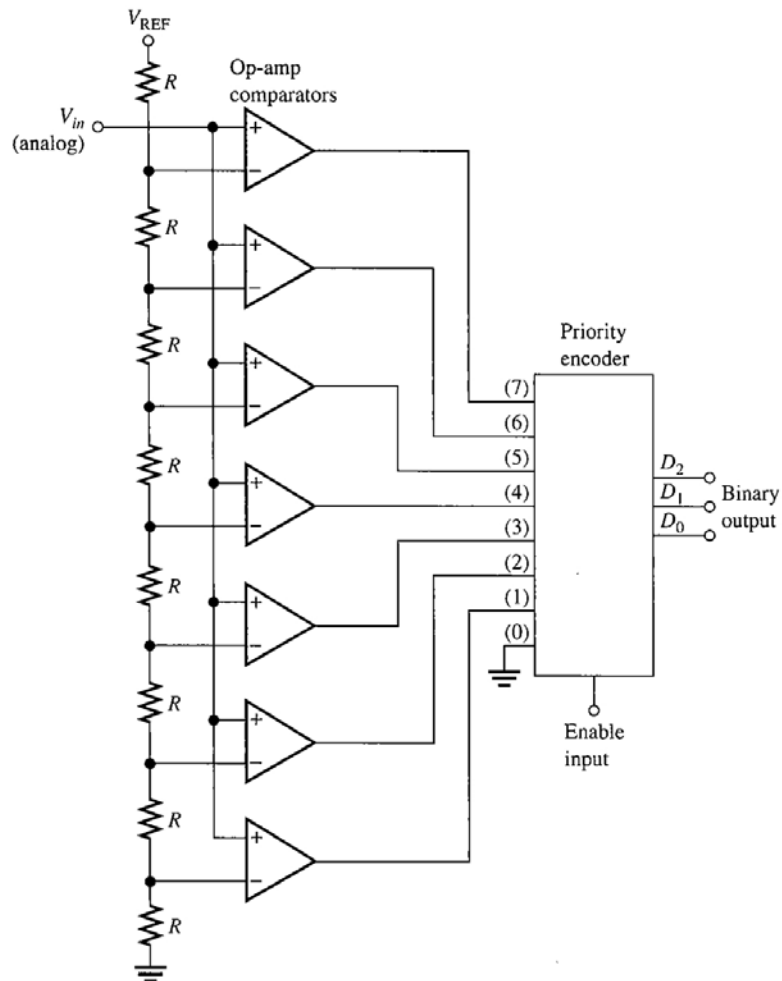


그림 13-19 비교기를 사용한 A/D 변환회로

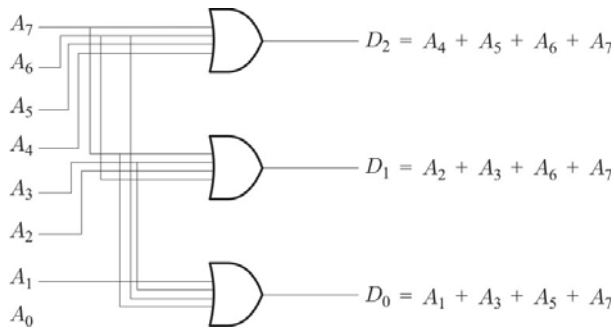


그림 13-20 프라이어리티(priority)엔코더

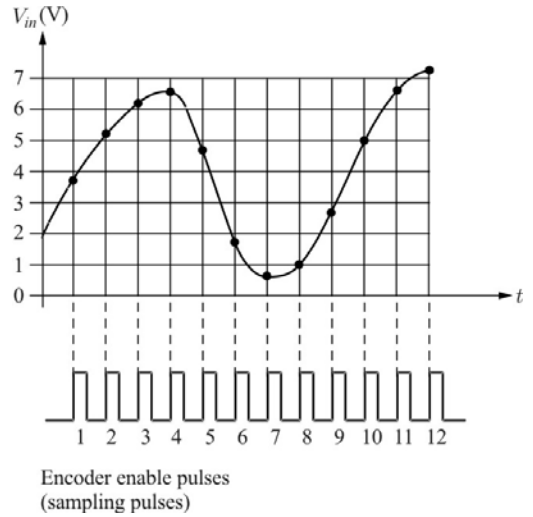


그림 13-21 아날로그 파형의 샘플링 디지털 값

표 13-1 디지털 샘플된 엔코더의 입력값

펄스열 & 전압	1V	2V	3V	4V	5V	6V	7V
1	0	0	1	0	0	0	0
2	0	0	0	0	1	0	0
3	0	0	0	0	0	1	0
4	0	0	0	0	0	1	0
5	0	0	0	1	0	0	0
6	1	0	0	0	0	0	0
7	0	0	0	0	0	0	0
8	1	0	0	0	0	0	0
9	0	1	0	0	0	0	0
10	0	0	0	0	1	0	0
11	0	0	0	0	0	1	0
12	0	0	0	0	0	0	1

A/D 2진수 출력결과는 다음과 같으며 그림 13-20에 샘플링펄스와 관련시켜 나타냈다.

011, 101, 110, 110, 100, 001, 000, 001, 010, 101, 110, 111

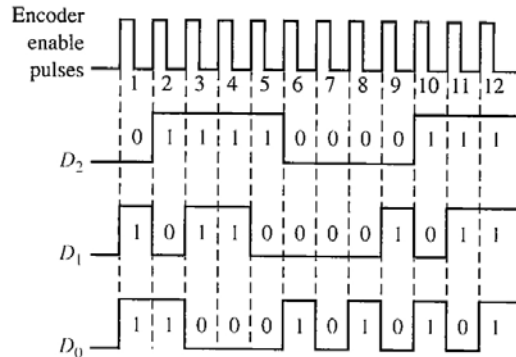


그림 13-20 아날로그 입력에 대한 디지털 출력

정리하고
넘어가기

1. 창 비교기를 설명하라.
2. 비교기에서 히스테리시스의 역할은?
3. 비교기 출력에 대한 출력제한을 정의하라.

13.2 가산기와 감산기

연산증폭기를 이용하여 덧셈과 뺄셈을 할 수 있으며 아날로그 컴퓨터회로에 많이 사용 된다.

1. 연산증폭기를 이용한 가산기

그림 13-23은 n 개 입력을 더하는 가산기이다. 회로의 동작과 출력을 표현하는 식은 다음과 같다. 입력 전압 $V_{IN1}, V_{IN2}, \dots, V_{INn}$ 가 입력에 인가되어 각각 전류 I_1 과 I_2, \dots, I_n 를 흐르게 한다. 무한대 입력 임피던스와 가상접지개념을 사용하면 연산증폭기의 반전입력이 거의 0V이며, 전류가 흐르지 않는다는 것을 알 수 있다. 입력전류 I_1 과 I_2, \dots, I_n 합이 합해져 저항 R_f 를 통해 흐른다.

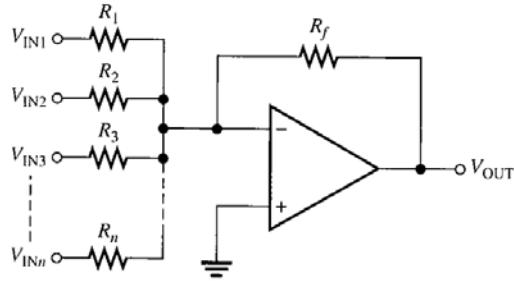


그림 13-23 n개 입력을 갖는 가산기

$$I_T = I_1 + I_2 + \dots I_n$$

$V_{out} = -I_T R_f$ 이므로 다음에 대입하면

$$V_{OUT} = -(I_1 + I_2 + \dots I_n)R_f = -\left(\frac{V_{IN1}}{R_1} + \frac{V_{IN2}}{R_2} + \dots + \frac{V_{INn}}{R_n}\right)R_f \text{가 된다.}$$

만약 세 저항이 모두 같다면 $R(R_1 = R_2 = \dots R_n = R_f = R)$ 식은 다음과 같이 된다.

출력식은 다음과 같다.

$$V_{OUT} = -(V_{IN1} + V_{IN2} + \dots + V_{INn}) \dots\dots\dots (13.5)$$

예제 13-4

그림 13-24의 출력을 구하여라.

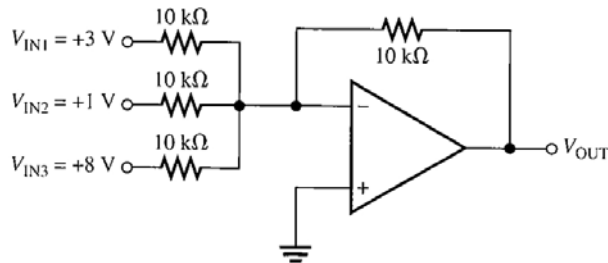


그림 13-24

풀이

$$V_{OUT} = -(V_{IN1} + V_{IN2} + V_{IN3}) = -(3V + 1V + 8V) = -12V$$

귀환저항 R_f 가 입력저항 $R_1=R_2=R$ 보다 클 때, 이득은 R_f/R 가 되며, 출력식은 다음과 같다.

$$V_{OUT} = \frac{R_f}{R} (V_{IN1} + V_{IN2} + \dots + V_{INn}) \dots\dots\dots (13.6)$$

따라서 출력은 상수 R_f/R 를 곱한 입력전압의 총합이 된다.

13-5 예제
그림 13-25 가산기의 출력을 구하라.

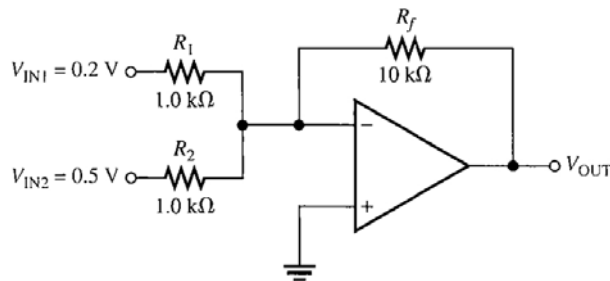


그림 13-25

풀이

$$R_f = 10 \text{ k}\Omega, \quad R = 1 \text{ k}\Omega$$

$$\begin{aligned} V_{OUT} &= -\frac{R_f}{R} (V_{IN1} + V_{IN2}) = -\frac{10\text{k}\Omega}{1\text{k}\Omega} (0.2\text{V} + 0.5\text{V}) \\ &= -10(0.7\text{V}) = -7\text{V} \end{aligned}$$

1) 평균증폭기

가산기는 입력전압의 수학적 평균값을 출력하게 만들 수 있다. 평균값은 입력을 더한 후 그 숫자로 나누어 얻는다. 식 13.6에서 생각해보면 아래와 같으면 되는 것을 알 수 있다.

$$\frac{R_f}{R} = \frac{1}{n}$$

예제 13-6

그림 13-26에서 출력이 입력전압의 평균값이 됨을 보여라.

풀이

출력전압은 다음과 같이 구한다.

$$\begin{aligned}
 V_{OUT} &= -\frac{R_f}{R} (V_{IN1} + V_{IN2} + V_{IN3} + V_{IN4}) \\
 &= \frac{25\text{k}\Omega}{100\text{k}\Omega} (1\text{V} + 2\text{V} + 3\text{V} + 4\text{V}) = -\frac{1}{4}(10\text{V}) = -2.5\text{V}
 \end{aligned}$$

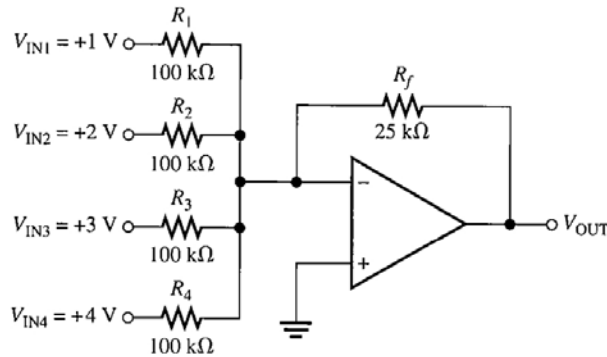


그림 13-26

여기서 입력전압의 평균치가 부호만 반대이고 출력과 같음을 알 수 있다.

$$\frac{1\text{V} + 2\text{V} + 3\text{V} + 4\text{V}}{4} = \frac{10\text{V}}{4} = 2.5\text{V}$$

2) 스케일링 가산기(scaling adder)

간단하게 입력 저항값을 조절함으로써 가산증폭기의 각 입력에 다른 값을 인가할 수 있다. 따라서 출력은 다음과 같이 된다.

$$V_{OUT} = -\left(\frac{R_f}{R_1} V_{IN1} + \frac{R_f}{R_2} V_{IN2} + \dots + \frac{R_f}{R_n} V_{INn}\right) \dots\dots\dots (13.7)$$

특정 입력의 가중치는 입력저항 R_1, R_2, R_3 와 R_f 의 비로 결정된다. 예를 들면 $\frac{R_f}{R_1}, \frac{R_f}{R_2}, \frac{R_f}{R_3}$ 의 가중치를 각각 갖는다.

13-7
예제

그림 13-27의 스케일링 가산기에 대한 입력전압의 가중치는?

풀이

입력의 가중치는 다음과 같다.

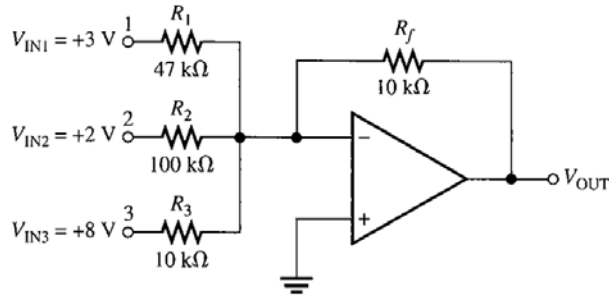


그림 13-27

$$\text{입력 1 : } \frac{R_f}{R_1} = \frac{10 \text{ k}\Omega}{47 \text{ k}\Omega} = 0.213$$

$$\text{입력 2 : } \frac{R_f}{R_2} = \frac{10 \text{ k}\Omega}{100 \text{ k}\Omega} = 0.100$$

$$\text{입력 3 : } \frac{R_f}{R_3} = \frac{10 \text{ k}\Omega}{10 \text{ k}\Omega} = 100$$

전력압은

$$\begin{aligned} V_{OUT} &= - \left(\frac{R_f}{R_1} V_{IN1} + \frac{R_f}{R_2} V_{IN2} + \frac{R_f}{R_3} V_{IN3} \right) \\ &= - [0.2(3\text{V}) + 0.1(2\text{V}) + 1(8\text{V})] \\ &= -(0.6\text{V} + 0.2\text{V} + 8\text{V}) = -8.8\text{V} \end{aligned}$$

3) 스케일링 가산기 응용 : D/A변환

D/A변환은 디지털신호를 아날로그(선형)신호로 바꾸기 위한 가장 중요한 과정이다. 예로, 저장 혹은 전송을 위해 디지털화 된 음성신호가 있으며 그것은 스피커를 구동하기 위해 원래 아날로그 신호로 바뀌어야 만 한다.

D/A변환의 한 방법은 입력코드의 2진수를 나타내는 입력 저항값을 갖는 스케일링 가산기를 사용한다. 그림 13-28 (b)에 과형으로 표현된 네자리 위 2진수가 입력에 공급될 때 그림 13-28 (a)에서 D/A변환기의 출력을 구해보자. 상위 레벨이 1이고 하위레벨은 0이다. D0는 최하위 2진수 자리이다.

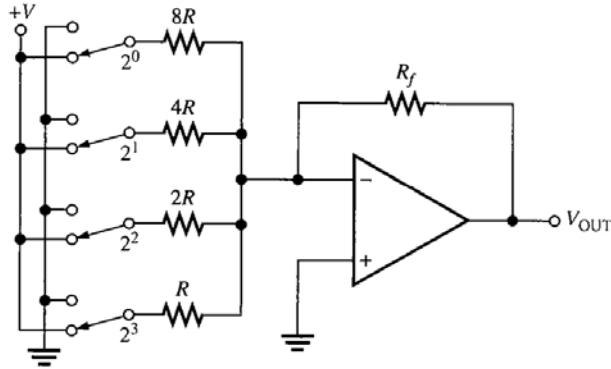


그림 13-29

13-8 예제

그림 13-29 (a)에서 D/A 변환기의 출력을 구하라. 그림 13-29 (b)에 파형으로 표현된 네자리 위 2진수가 입력에 공급된다. 상위 레벨이 1이고 하위레벨은 0이다. D0는 최하위 2진수 자리이다.

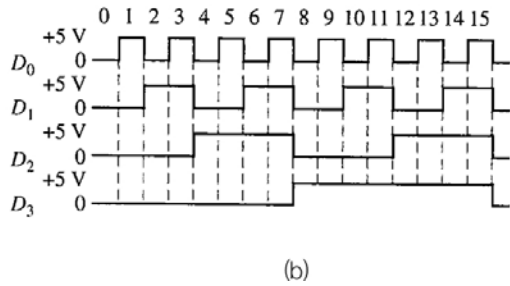
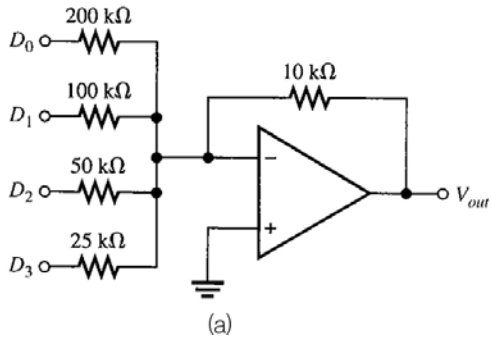


그림 13-29

풀이

먼저 각 가중치 입력에 대한 출력을 구한다. 연산증폭기의 반전 입력이 0V(가상접지)이고, 2진수 1이 상위레벨 (+5V)이므로, 모든 입력저항을 통해 흐르는 전류는 5V를 각 저항으로 나눈 값이다.

$$I_0 = \frac{5V}{200k\Omega} = 0.025mA$$

$$I_1 = \frac{5V}{100k\Omega} = 0.05mA$$

$$I_2 = \frac{5V}{50k\Omega} = 0.1mA$$

$$I_3 = \frac{5V}{25k\Omega} = 0.2mA$$

실제로 입력임피던스가 너무 높아 반전연산증폭기 입력으로 흐르는 입력전류는 없다. 따라서 실제로 모든 입력전류는 R_f 를 통해 흐른다. R_f 의 한쪽이 0V(가상접지)이므로 R_f 양단 전압강하가 출력된다.

$$V_{OUT(D0)} = (10k\Omega)(-0.025mA) = -0.25V$$

$$V_{OUT(D1)} = (10k\Omega)(-0.05mA) = -0.5V$$

$$V_{OUT(D2)} = (10k\Omega)(-0.1mA) = -1V$$

$$V_{OUT(D3)} = (10k\Omega)(-0.2mA) = -2V$$

그림 13-29 (b)로부터 첫 2진수 입력은 0001(십진수 1에 해당)이다. 따라서 출력전압은 -0.25V이다.

다음 2진수는 0010이고 출력전압은 -0.5V이다. 다음 2진수 0011은 $-0.25V + (-0.5V) = -0.75V$ 이다. 각 나머지 2진수는 출력전압을 -0.25V씩 증가시킨다. 그래서 이 특별한 2진수 결과에 대해 출력은 그림 13-30처럼 0V에서 -3.75V까지 -0.25V씩 차이가 나는 계단 파형이다.

만약 계단전압 차가 적으면, 직선(선형)으로 될 것이다.

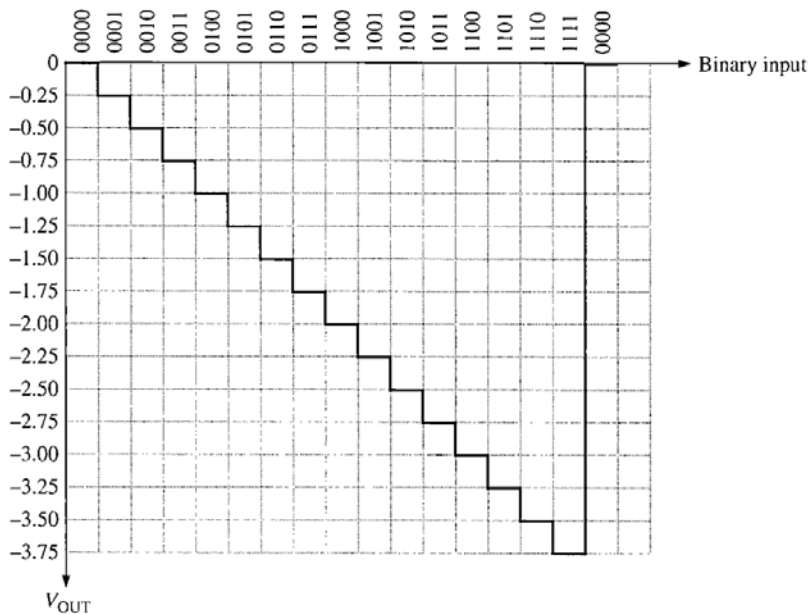


그림 13-29

2. 연산증폭기를 이용한 감산기

그림 13-30은 단일 연산증폭기의 두 입력 신호의 차가 출력에 나타나는 감산기회로이다.

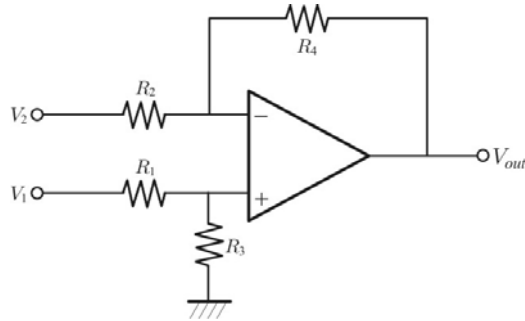


그림 13-30 연산증폭기를 이용한 감산회로

두 입력전압 V_1 과 V_2 이 반전, 비반전에 동시에 가해짐으로 중첩의 정리를 이용해서 출력전압을 구해 보자.

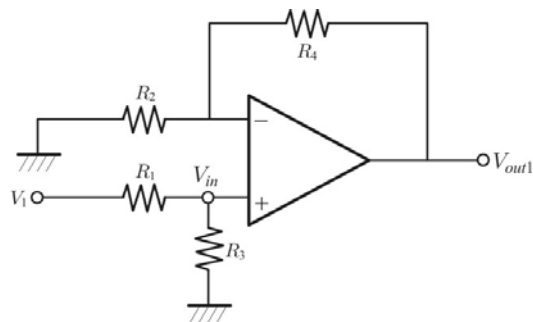


그림 13-31 V_2 를 단락시킨 감산기

먼저 그림 13-31과 같이 입력전압 V_2 를 단락하고 입력전압 V_1 에 의한 비 반전입력전압 V_{IN} 는 전압분배에 의해 다음과 같이 된다.

$$V_{in} = \frac{R_3 V_1}{R_1 + R_3}$$

$$V_{out1} = \left(\frac{R_2 + R_4}{R_2} \right) V_{IN} = \left(\frac{R_2 + R_4}{R_2} \right) \left(\frac{R_3}{R_1 + R_3} V_1 \right)$$

이번에는 그림 13-32와 같이 V_1 을 단락하고 V_2 에 의한 출력전압을 구하면 다음과 같이 된다.

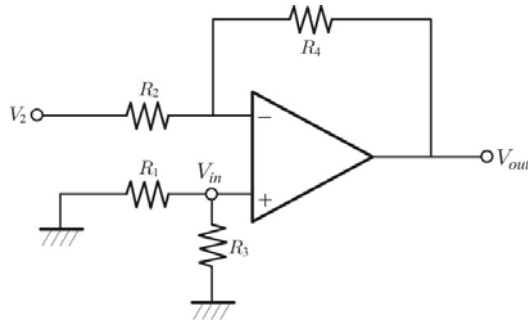


그림 13-32 V_1 을 단락시킨 감산기

$$V_{out2} = -\frac{R_4}{R_2} V_2$$

입력전압 V_1 과 V_2 가 동시에 인가되는 경우 출력전압은 다음과 같이 된다.

$$V_{out} = V_{out1} + V_{out2} = \left(\frac{R_2 + R_4}{R_2}\right) \left(\frac{R_3 V_1}{R_1 + R_3}\right) - \frac{R_4 V_2}{R_2}$$

여기서 $R_1 = R_3$ 이고 $R_2 = R_4$ 이면 감산이 된다.

$$V_{out} = V_1 - V_2$$

13-9 **예제** 그림 13-33 감산회로에 출력을 구하라.

풀이

$$V_{out} = V_1 - V_2 = 5V - 3V = 2V$$

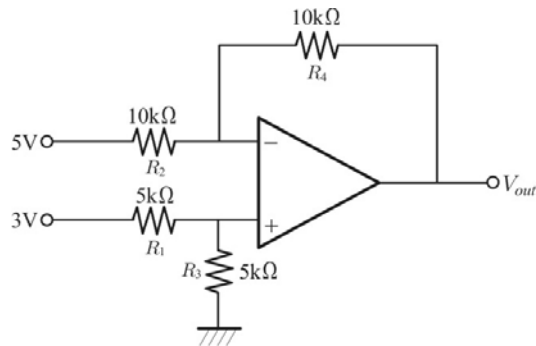


그림 13-33

정리하고
넓어가기

1. 가상점을 정의하라.
2. 5개 입력을 갖는 평균증폭기의 R_f/R 값은 얼마인가?
3. 어느 스케일링 가산기가 2입력을 가지며, 한 입력이 다른 입력의 2배이다. 만약 낮은 입력 저항값이 $10\text{k}\Omega$ 이라면 다른 입력저항은 얼마인가?

13.3 미분기와 적분기

1. 연산증폭기 미분기

그림 13-31과 같이 반전증폭기의 입력소자를 커패시턴스와 귀환소자를 저항과 함께 RC로 구성된 회로를 미분기회로(integrator circuit)라 하며 출력전압은 입력전압의 미분값이 된다.

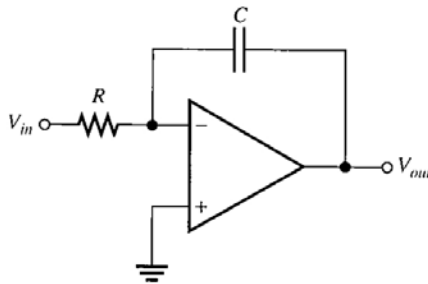


그림 13-31 연산증폭기 미분기

1) 미분기입력 커패시턴스에 흐르는 전류

반전증폭기의 커패시터에 흐르는 전류 I_c 는 가상접지에 의해 입력전압의 미분값이 되어 식 13.8과 같이 된다.

$$I_c(t) = C \frac{dV_i(t)}{dt} \dots\dots\dots (13.8)$$

2) 미분기의 출력전압

반전증폭기의 출력전압은 연산증폭기의 입력 임피던스가 전류가 무한히 크기 때문에 커패시터에 흐르는 입력전류 $I_c(t)$ 는 출력 쪽의 저항으로 흐르는 전류 I_R 과 같게 된다. 그러므로 출력전압은 다음과 같다.

$$V_o(t) = -RI_R(t) = -RC \frac{dV_i(t)}{dt} \dots\dots\dots (13.9)$$

출력전압은 입력전압의 미분값에 비례함을 알 수 있다.

예제 13-10

그림 13-32 회로에 삼각파 입력이 인가되었을 때 미분기의 출력파형을 그려라.

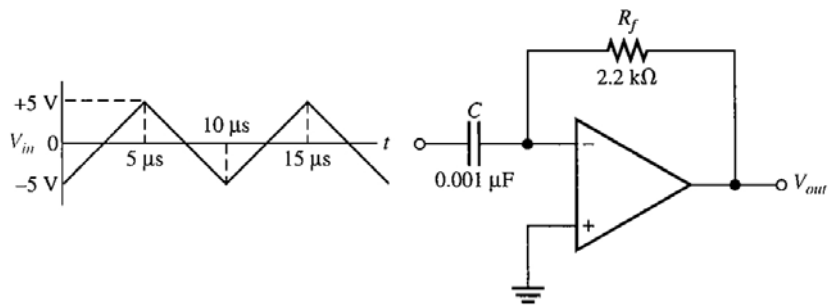


그림 13-32

풀이

입력은 $t=0$ 에서 $5\mu s$ 까지 $-5V$ 에서 $+5V$ 로 정(+)의 기울기를 갖는 램프파이다. 여기서 시정수는 다음과 같다.

$$R_f C = (2.2 \text{ k}\Omega)(0.001\mu F) = 2.2\mu s$$

정(+)의 램프파의 기울기 $10V/5\mu s = 2V/\mu s$ 에서 출력은 다음과 같다.

$$V_o(t) = -RC \frac{dV_i(t)}{dt}$$

$$V_{out} = -(2V/\mu s) 2.2\mu s = -4.4V$$

마찬가지로 $t = 5\mu s$ 에서 $10\mu s$ 까지는 $+5V$ 에서 $-5V$ 로 $-10V/5\mu s = -2V/\mu s$ 하강하는 부(-)의 기울기를 갖는다. 부(-)의 램프파 출력은 다음과 같다.

$$V_o(t) = -RC \frac{dV_i(t)}{dt}$$

$$V_{out} = 2.2\mu s (+2V/\mu s) = +4.4V$$

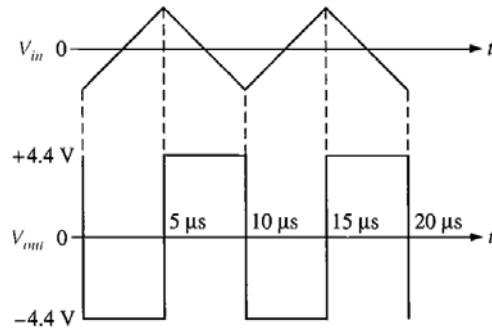


그림 13-33

그림 13-33은 입력에 대한 출력파형이다.

2. 연산증폭기를 이용한 적분기

그림 13-34와 같이 미분기에 저항 R 과 커패시터 C 를 바꾼 회로를 적분기(Integrated circuit)라고 한다. 이 회로의 출력은 입력전압의 적분값에 비례한다.

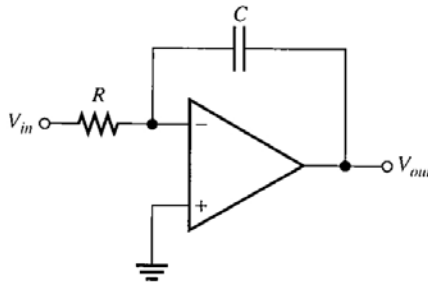


그림 13-32 연산증폭기를 이용한 적분기

그림 13-32에서 연산증폭기의 반전입력이 가상접지(0V)이므로 R_i 양단전압은 입력전압 V_{in} 과 같다. 따라서 입력전류는 다음과 같다.

$$I_R(t) = \frac{V_i(t)}{R}$$

$$V_0(t) = -\frac{1}{C} \int_0^t I_R(t) dt + V_0(0) = -\frac{1}{RC} \int_0^t V_i(t) dt \dots\dots\dots (13.10)$$

여기서 $V_0(0)$ 는 커패시터의 초기전압이다. 여기서 $V_0(0)=0$ 으로 가정하였다.

출력전압이 입력전압의 적분 값에 비례함을 알 수 있다. 적분기는 삼각파 발진기에서 특별히 유용하다.

13-11
예제

그림 13-33 적분기에서 입력에 대한 출력파형을 구하라. 출력의 초기전압을 0V이다.

풀이

$t=0$ 에서 $t=100\mu\text{s}$ 까지는 입력전압의 크기가 $+5\text{V}$ 로 일정하므로 출력전압 $V_o(t)$ 는 다음과 같다.

$$V_o(t) = -\frac{1}{RC} \int_0^t V_i(dt) = -\frac{1}{10\text{K}\Omega \times 0.01\mu\text{F}} \int_0^{100\mu\text{s}} 5(dt) = -50\text{mV}/\mu\text{s} \times 100\mu\text{s} = -5\text{V}$$

$t=100\mu\text{s}$ 에서 $200\mu\text{s}$ 까지는 입력전압의 크기가 -5V 로 일정하므로 출력전압 $V_o(t)$ 는 다음과 같다.

$$V_o(t) = -\frac{1}{RC} \int_{100\mu\text{s}}^{200\mu\text{s}} -5dt + V_o(100\mu\text{s})$$

여기서 초기전압 $V_o(100\mu\text{s}) = -5\text{V}$ 이므로 적분하면

$$V_o(t) = (50\text{mV}/\mu\text{s})(200\mu\text{s} - 100\mu\text{s}) - 5\text{V} = 0\text{V}$$

파형은 $200\mu\text{s}$ 주기로 반복되는 램프파형이 된다.

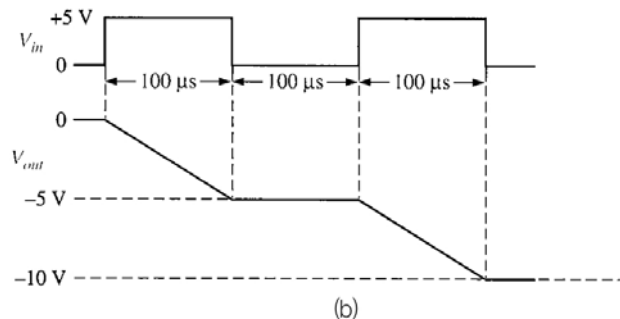
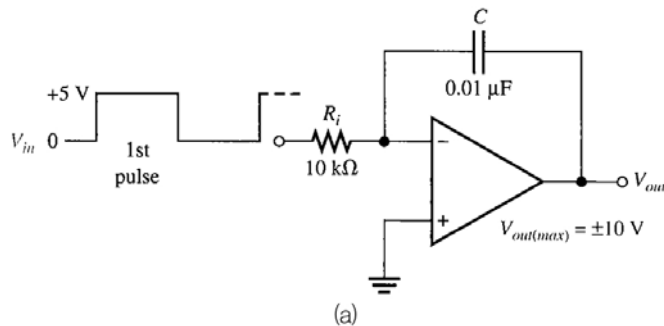


그림 13-34 12.33적분기의 입출력파형

정리하고
넘어가기

1. 적분기에서 귀환소자는?
2. 적분기에서 입력전압이 일정하면 왜 커패시터 양단전압이 선형인가?
3. 미분기에서 귀환소자는?
4. 미분기의 출력과 입력은 어떤 관계인가?

CHAPTER 13

자습문제

BASIC PROBLEMS

1. 0전위 검출기에서 입력이 어떤 경우 출력상태가 바뀌는가?
 (a) 정(+)일 때 (b) 음(-)일 때
 (c) 0을 지날 때 (d) 변화율이 0일때

해설 0전위 검출기는 입력이 0전위를 지날 때 출력상태가 바뀜

2. 0전위 검출기의 응용예 중의 하나는?
 (a) 비교기 (b) 미분기
 (c) 가산기 (d) 다이오드

해설 0전위 검출기는 입력이 0전위와 입력 신호를 비교

3. 비교기의 입력에 잡음신호는 출력에 어떤 영향을 미치는가?
 (a) 한 상태에 머무르게 한다. (b) 0이 된다.
 (c) 두 상태 사이에서 에러처럼 변화된다. (d) 잡음신호를 증폭한다.

해설 비교기의 입력에 잡음신호는 입력에 중첩되어 출력에 에러를 유발

4. 잡음은 어떻게 하면 줄일 수 있나?
 (a) 공급전압을 낮춘다. (b) 정귀환을 이용한다.
 (c) 부귀환을 이용한다. (d) 히스테리시스를 이용한다.
 (e) (b)와 (d)를 이용한다.

해설 비교기가 잡음에 둔감하게 동작하기 위해 히스테리시스라는 정귀환을 이용

5. 히스테리시스를 갖는 비교기는?
 (a) 하나의 트립점을 갖는다. (b) 두 트립점을 갖는다.
 (c) 여러개의 트립점을 갖는다. (d) 자성회로와 같다.

해설 히스테리시스 비교기는 두기준전압으로 상측 트리거점(UTP)과 하측 트리거점(LPT)을 갖는다.

6. 히스테리시스를 갖는 비교기에서
 (a) 바이어스 전압은 두 입력 사이에 공급된다.
 (b) 단일 공급전원만이 사용된다.
 (c) 출력의 일부가 반전입력으로 귀환된다.
 (d) 출력의 일부가 비반전입력에 귀환된다.

해설 히스테리시스 비교기에서 비반전(+) 입력은 출력 전압의 일부가 입력으로 귀환되는 전압 분배기에 연결

7. 비교기에서 출력제한(bounding)을 사용하면?

- (a) 빠르게 된다. (b) 출력을 정(+)으로 한다.
 (c) 출력레벨을 제한한다. (d) 출력을 안정하게 한다.

해설 비교기에서 출력범위를 제한하는 과정을 제한(bounding)이라 함.

8. 윈도우 비교기는 어떤 경우 출력을 내는가?

- (a) 입력이 지정한 두 제한값 사이에 있을 때
 (b) 입력이 변하지 않을 때
 (c) 입력이 너무 빨리 변할 때
 (d) 빛의 많은 양이 어떤 값을 넘을 때

해설 윈도우 비교기는 입력 상한과 하한의 두제한 사이에 있을 때 검출되는 윈도우

9. 가산기는?

- (a) 오직 한 개의 입력만을 갖는다. (b) 두 입력만을 갖는다.
 (c) 몇 개의 입력을 가질 수 있다.

해설 가산기는 두 개 이상의 입력을 갖음

10. 가산기에서 귀환저항이 4.7kΩ일 때 이득이 1이 되기 위한 입력저항은?

- (a) 4.7 kΩ (b) 4.7 kΩ을 입력수로 나눈다.
 (c) 4.7 kΩ의 입력수로 곱한 값이다.

해설 이득= 입력저항/귀환 저항

11. 평균증폭기의 입력이 5개이다. R_f/R_{in} 의 비는

- (a) 5 (b) 0.2 (c) 1

해설 $R_f/R_{in}=1/\text{입력수}$

12. 스케일링 가산기에서 입력저항은?

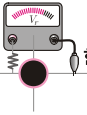
- (a) 모두 같은 값이다. (b) 모두 다른 값이다.
 (c) 입력에 비례하는 값이다. (d) 두 계수와 관계가 있다.

해설 스케일링 가산기는 입력저항값을 조절함으로써 가산 증폭기의 각 입력에 다른값을 인가함

13. 적분기에서 귀환소자는?

- (a) 저항 (b) 커패시터
 (c) 제어다이오드 (d) 전압분배기

해설 적분기의 귀환소자는 커패시터로 구성



14. 계단파입력에 대한 적분기출력은?

- (a) 펄스 (b) 삼각파
(c) 스파이크 (d) 램프파이다.

해설 적분기에서 일정 입력 전압은 램프출력을 나타냄

15. 계단파입력에 대한 적분기 출력의 변화율은 다음으로 결정된다.

- (a) RC 시정수 (b) 계단파 입력의 진폭
(c) 커패시터를 흐르는 전류 (d) 위의 모두

해설 $\frac{\Delta V_{out}}{\Delta t} = -\frac{V_{in}}{R_i C}$

16. 미분기에서 귀환소자는?

- (a) 저항 (b) 커패시터
(c) 제어다이오드 (d) 전압분배기

해설 미분기의 귀환소자는 저항으로 구성

17. 미분기의 출력은 무엇에 비례하는가?

- (a) RC 시정수 (b) 입력이 변화하는 비율
(c) 입력의 진폭 (d) (a)와 (b)

해설 $V_{out} = \left(\frac{V_c}{t}\right) R_f C$

18. 미분기의 입력에 삼각파가 공급되면 출력파형은?

- (a) 직류레벨 (b) 반전된 삼각파
(c) 구형파 (d) 삼각파의 제1고조파

해설 미분기의 입력에 삼각파가 인가되면 출력은 구형파가 나타남

CHAPTER 13 종합문제 BASIC PROBLEMS

• 13-1 비교기

1. 어떤 연산증폭기의 개방루프이득이 80,000이다. 공급전압이 ±15V일 때 최대 포화출력은 ±12V이다. 0.15mV rms 차동입력이 입력에 인가되었을 때 출력의 피크값은?

해설 $V_{out(p)} = A_{ol} V_{in} = (80,000)(0.15mV)(1.414) = 16.9V$ 피크 제한 전압이 12V 이므로 OP-AMP는 포화.

2. 그림 13-47의 각 비교기에 대한 출력을 결정하라.

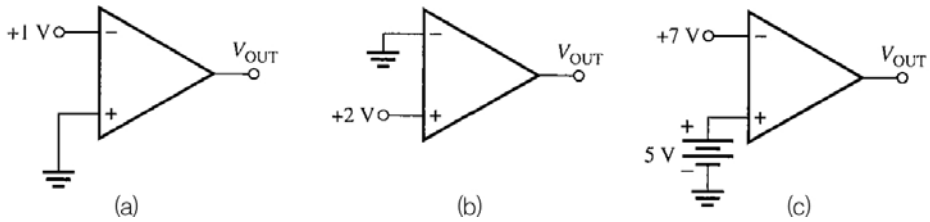


그림 13-47

해설 (a) 최대 negative (b) 최대 positive (c) 최대 negative

3. 그림 13-48에서 V_{UTP} 와 V_{LTP} 를 구하여라. $V_{out(max)} = \pm 10V$ 이다.

해설 $V_{UTP} = \left(\frac{R_1}{R_1 + R_2} \right) (+10V) = \left(\frac{18k\Omega}{65k\Omega} \right) 10V = 2.77V$

$V_{LTP} = \left(\frac{R_1}{R_1 + R_2} \right) (-10V) = \left(\frac{18k\Omega}{65k\Omega} \right) (-10V) = -2.77V$

4. 그림 13-49에서 히스테리시스 전압은 얼마인가?

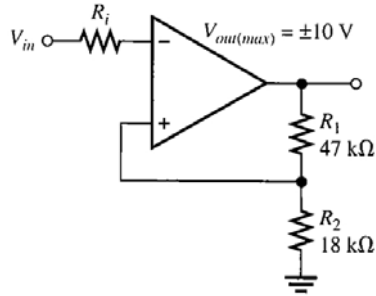


그림 13-48

해설 $V_{HYS} = V_{UTP} - V_{LTP} = 2.77\text{ V} - (-2.77\text{ V}) = 5.54\text{ V}$

5. 13-49에서 각각의 입력에 대한 출력파형을 그리고 전압을 표시하라.

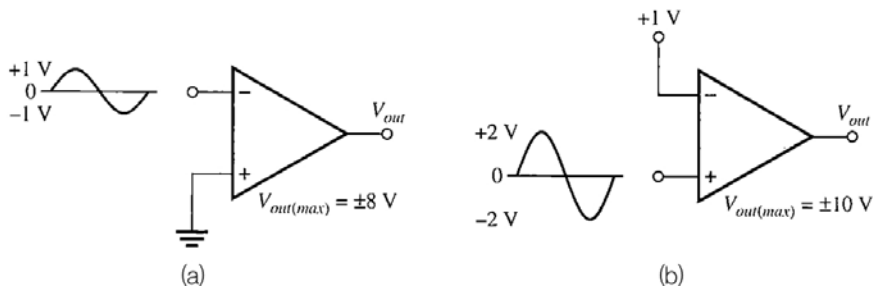


그림 13-49

해설 그림 13-1을 보시오.

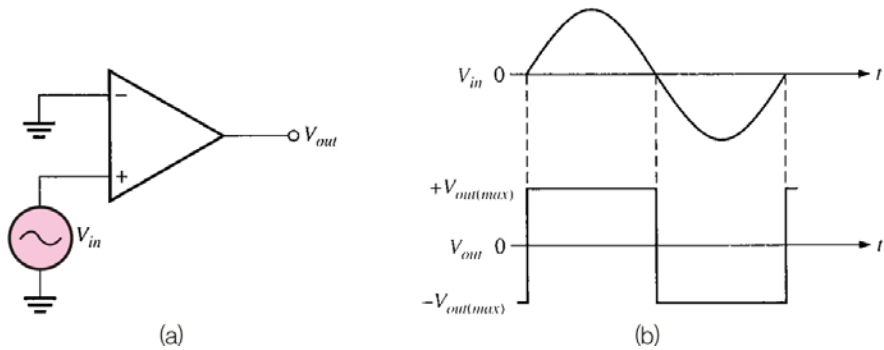


그림 13-50 영전위 검출기

6. 그림 13-50의 각 비교기에 대한 히스테리시스전압을 구하라. 최대 출력레벨은 $\pm 11V$ 이다.

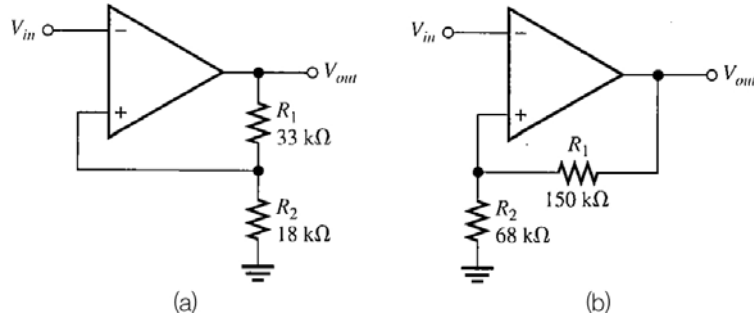


그림 13-50

해설 $V_{UTP} = \left(\frac{R_1}{R_1 + R_2} \right) (+V_{out(max)}) = \left(\frac{18k\Omega}{51k\Omega} \right) 11V = 3.88V$
 $V_{LTP} = -3.88V$
 $V_{HYS} = V_{UTP} - V_{LTP} = 3.88V - (-3.88V) = 7.76V$

7. 그림 13-48에 6.2V 제너다이오드가 출력과 반전입력 사이에 캐소드를 출력쪽으로 하여 연결되었다. 정(+)과 부(-) 출력레벨은 얼마인가?
 그림 13-51에서 출력파형을 구하라.

해설 제너 다이오드가 순방향 바이어스 일때:

$$V_{out} = \left(\frac{18k\Omega}{18k\Omega + 47k\Omega} \right) V_{out} - 0.7V$$

$$V_{out} = (0.277)V_{out} - 0.7V$$

$$V_{out}(1 - 0.277) = -0.7V$$

$$V_{out} = \frac{-0.7V}{1 - 0.277} = -0.968V$$

When the zener is reverse biased:

$$V_{out} = \left(\frac{18k\Omega}{18k\Omega + 47k\Omega} \right) V_{out} - 6.2V$$

$$V_{out} = (0.277)V_{out} + 6.2V$$

$$V_{out} = (1 - 0.277) = +6.2V$$

$$V_{out} = \frac{+6.2V}{1 - 0.277} = +8.57V$$

8. 그림 13-51에서 출력파형을 구하라.

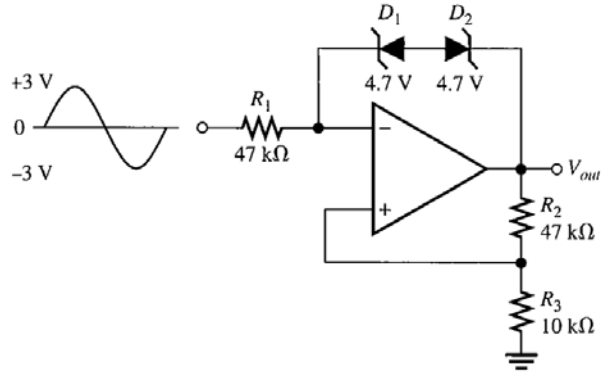


그림 13-51

해설

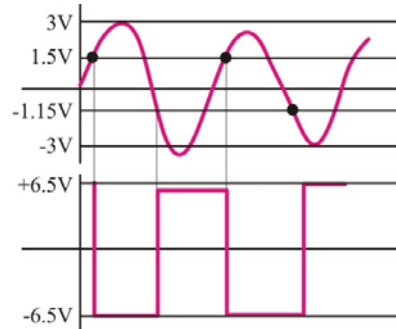
$$V_{out} = \left(\frac{10\text{k}\Omega}{10\text{k}\Omega + 47\text{k}\Omega} \right) V_{out} \pm (4.7\text{V} + 0.7\text{V})$$

$$V_{out} = (0.175) V_{out} \pm 5.4\text{V}$$

$$V_{out} = \frac{\pm 5.4\text{V}}{1 - 0.175} = \pm 6.55\text{V}$$

$$V_{UTP} = (0.175)(+6.55\text{V}) = +1.15\text{V}$$

$$V_{LTP} = (0.175)(-6.55\text{V}) = -1.15\text{V}$$



9. 그림 13-52의 각 회로에 대한 출력전압을 구하라.

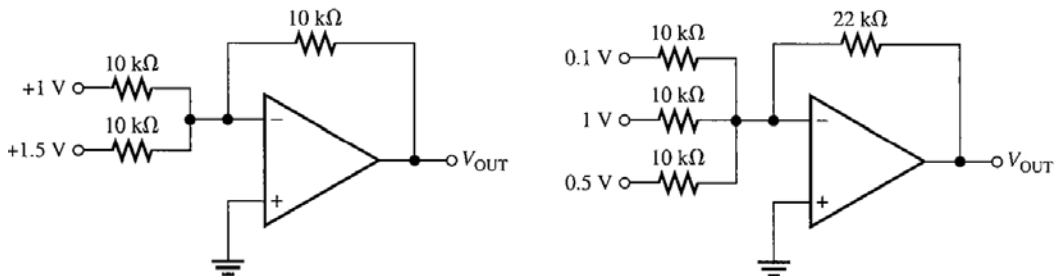


그림 13-52

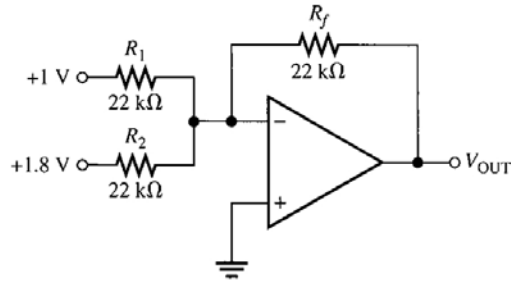


그림 13-53

- 해설** (a) $V_{out} = -\frac{R_f}{R_i} (+1V + 1.5V) = -1(1V + 1.5V) = -2.5V$
 (b) $V_{out} = -\frac{R_f}{R_i} (0.1V + 1V + 0.5V) = -\frac{22k\Omega}{10k\Omega} (1.6V) = -3.52V$

10. 그림 13-53에서 다음값을 구하라.

- 해설** (a) V_{R1} 과 V_{R2}
 (b) R_f 를 흐르는 전류
 (c) V_{out}

- 해설** (a) $V_{R1} = 1V$ $V_{R2} = 1.8V$
 (b) $IR_1 = \frac{1V}{22k\Omega} = 45.5\mu A$
 $IR_2 = \frac{1.8V}{22k\Omega} = 81.8\mu A$
 $I_f = IR_1 + IR_2 = 45.5\mu A + 81.8\mu A = 127.3\mu A$
 (c) $V_{OUT} = -I_f R_f = -(127.3\mu A)(22k\Omega) = -2.8V$

11. 그림 13-53에서 출력이 입력의 합에 5배가 되기 위한 R_f 의 값은 얼마인가?

- 해설** $5V_{in} = \left(\frac{R_f}{R}\right)V_{in}$
 $\frac{R_f}{R} = 5$
 $R_f = 5R = 5(22k\Omega) = 110k\Omega$

12. 8개 입력전압을 평균할 수 있는 가산기를 설계하라. 각 입력저항은 $10k\Omega$ 을 사용하라.

- 해설** $\frac{R_f}{R} = \frac{1}{n} = \frac{1}{8}$
 $R_f = \frac{10k\Omega}{8} = 1.25k\Omega$

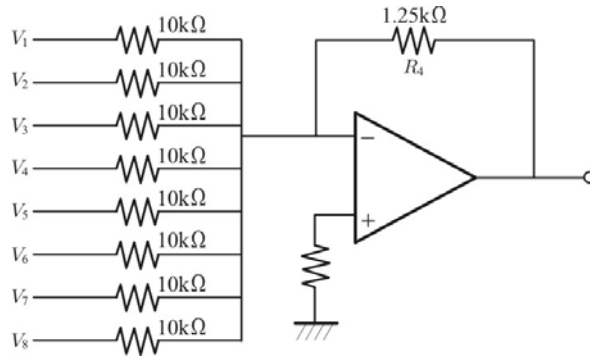


그림 13-54

13. 그림 13-54처럼 입력이 인가되었을 때 출력을 구하라. R_f 를 흐르는 전류는?

해설

$$V_{out} = \left[\left(\frac{R_f}{R_1} \right) V_1 + \left(\frac{R_f}{R_2} \right) V_2 + \left(\frac{R_f}{R_3} \right) V_3 + \left(\frac{R_f}{R_4} \right) V_4 \right]$$

$$= \left[\left(\frac{10k\Omega}{10k\Omega} \right) 2V + \left(\frac{10k\Omega}{33k\Omega} \right) 3V + \left(\frac{10k\Omega}{91k\Omega} \right) 3V + \left(\frac{10k\Omega}{180k\Omega} \right) 6V \right]$$

$$= -(2V + 0.91V + 0.33V + 0.33V) = -3.57V$$

$$if = \frac{V_{out}}{R_f} = \frac{3.57V}{10k\Omega} = 3.57\mu A$$

14. 6개 입력을 갖는 스케일링 가산기가 가장 낮은 입력이 1이고 다음 입력이 각각 앞의 입력에 2배가 되기 위한 입력저항값을 구하여라. R_f 는 100 kΩ이다.

해설 $R_f = 100k\Omega$
 입력 저항: $R_1=100k\Omega$, $R_2=50k\Omega$, $R_3=25k\Omega$, $R_4=12.5k\Omega$, $R_5=6.25k\Omega$, $R_6=3.125k\Omega$

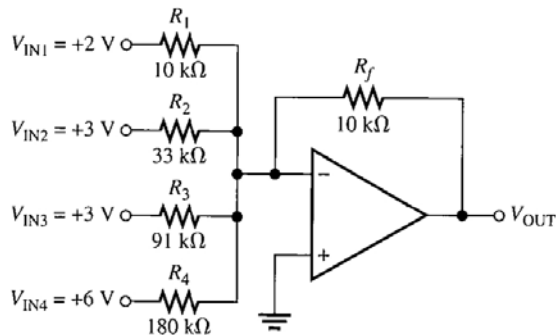


그림 13-54

15. 그림 13-55의 적분기에 계단파 입력이 인가되었을 때 출력의 변화율을 구하여라.

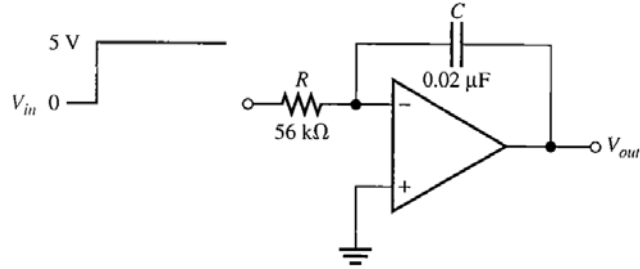


그림 13-55

해설 $\frac{dV_{out}}{dt} = -\frac{V_{in}}{RC} = -\frac{5V}{(56k\Omega)(0.02\mu F)} = -4.46mV/\mu s$

16. 그림 13-56에 삼각파 입력이 인가되었다. 입력에 대한 출력을 구하고 파형을 그려라.

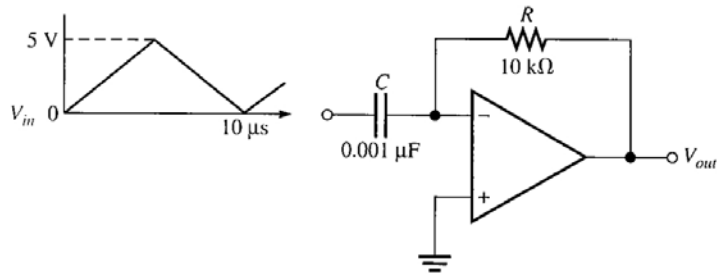
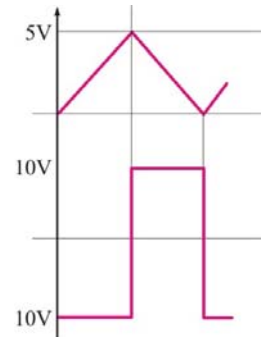


그림 13-56

해설 $RC = 10k\Omega \times 0.001\mu F = 10\mu s$
 $t = 0$ 에서 $t = 5\mu s$ 까지 기울기 $\frac{5v}{5\mu s} = \frac{1v}{\mu s}$
 $V_{o(t)} = -RC \cdot \frac{dV_{in}}{dt} = -10\mu s \times \frac{1v}{\mu s} = -10V$

17. 문제 16에서 커패시터 전류의 크기는?

해설 $I = \frac{CV_{pp}}{T/2} = \frac{(0.001\mu F)(5V)}{10\mu s/2} = 1mA$



18. 그림 13-57 (a)의 미분기에 주기가 1 ms이고, 피크 전압이 2V인 삼각파가 인가되었다. 출력전압은 얼마인가?

해설 $V_{out} = \pm RC \left(\frac{V_{in}}{T/2} \right) = \pm (15k\Omega)(0.05(\mu F)) \left(\frac{-2V}{0.5ms} \right) = \pm 3V$

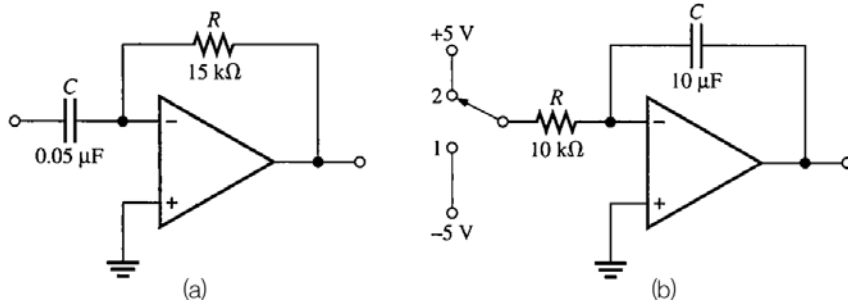


그림 13-57

19. 그림 13-57 (b)에서 위치 1과 2를 스위칭하는 데 각각 10ms씩 걸린다. 출력파형을 그려라. 연산 증폭기의 포화 출력레벨은 12V이다.

해설 스위치가 2번 위치에서 10ms 동안 :

$$\frac{\Delta V_{out}}{\Delta t} = -\frac{V_{IN}}{RC} = -\frac{5V}{10k\Omega(10\mu F)} = -\frac{5V}{0.1s} = -50V/s = -50mV/ms$$

$$\Delta V_{out} = (-50mV/ms)(10ms) = -500mV = -0.5V$$

스위치가 1번 위치에서 10ms 동안 :

$$\frac{\Delta V_{out}}{\Delta t} = -\frac{V_{IN}}{RC} = -\frac{-5V}{10k\Omega(10\mu F)} = -\frac{-5V}{0.1s} = -50V/s = +50mV/ms$$

$$\Delta V_{out} = (+50mV/ms)(10ms) = +500mV = +0.5V$$

스위치가 1번 위치에서 10ms 동안 :

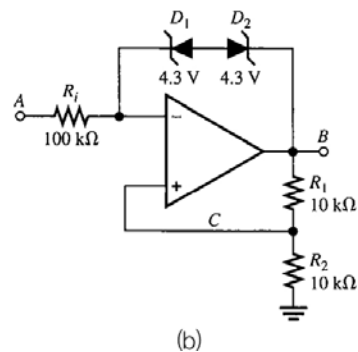
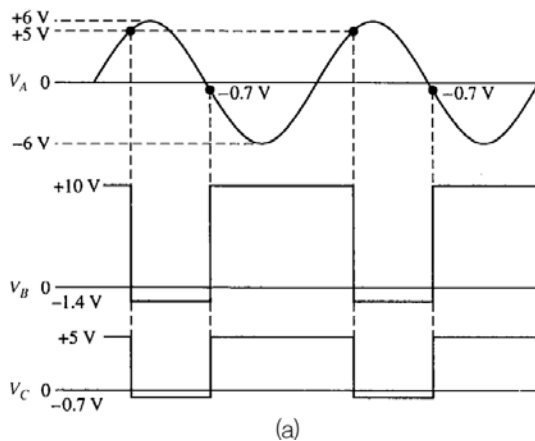


그림 13-58

20. 그림 13-58 (a)에 인가된 파형이 그림 13-58에서 지시된 점에서 관측되었다. 회로가 옳게 동작하게 되는가? 아니라면 무엇이 고장인가?

해설 $V_B = \left(\frac{R_2}{R_1 + R_2} \right) = V_{out} \pm (V_z + 0.7V)$

$$V_B = \frac{\pm(V_z + 0.7V)}{1 - \left(\frac{R_2}{R_1 + R_2} \right)}$$

일반적으로,

$$V_B = \frac{\pm(4.3V + 0.7V)}{1 - 0.5} = \pm 10V$$

V_B 의 네거티브 부분은 오직 $-1.4V$ 이므로 제너는 D_2 는 반드시 단락 된다.

$$V_B = \frac{-(0V + 0.7V)}{1 - 0.5} = -1.4V$$

21. 그림 13-59처럼 윈도우 비교기에 출력이 측정되었다. 출력파형이 옳은가? 아니면 가능한 고장은 무엇인가?

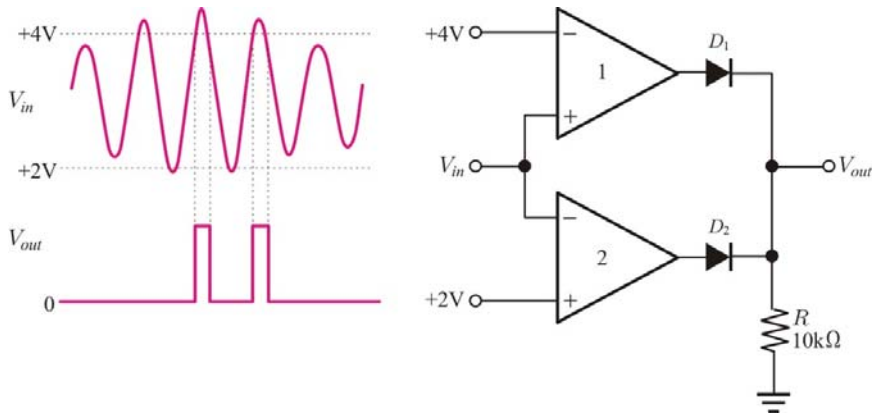


그림 13-59

해설 입력이 $+2V$ 아래로 갈 때 출력은 나타나지 않는다. 이것은 op-amp 2 나 다이오드 D_2 가 고장임을 나타낸다.

22. 그림 13-60처럼 된 입력이 인가되었을 때 그림처럼 출력이 관측되었다. 먼저 출력이 맞는지 결정하고 옳지 않다면 무엇이 고장인지 말하라.

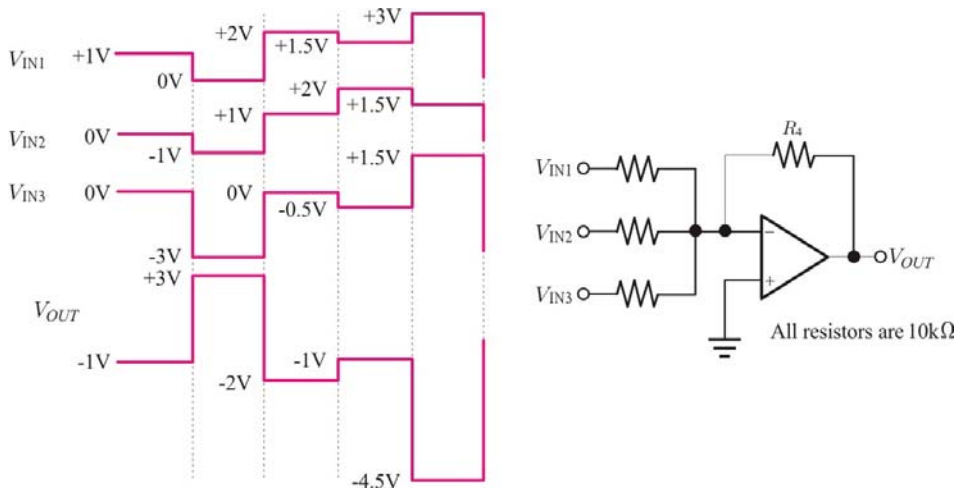


그림 13-60

해설 출력은 그림 13-8처럼 보여진다. V_2 는 출력에 영향을 미치지 않는다. 이것은 R_2 가 개방되었음을 나타낸다.

23. 그림 13-61 연산증폭기회로에 램프파형이 인가되었다. 출력파형이 맞는가? 아니라면 무엇이 문제인가?

해설 $A_v = \frac{2.5k\Omega}{10k\Omega} = 0.25$

출력은 그림 13-9처럼 보여진다. 개방된 R_2 ($1/2$ 분실) 출력으로 관측 출력 파형이 옳지 않음.

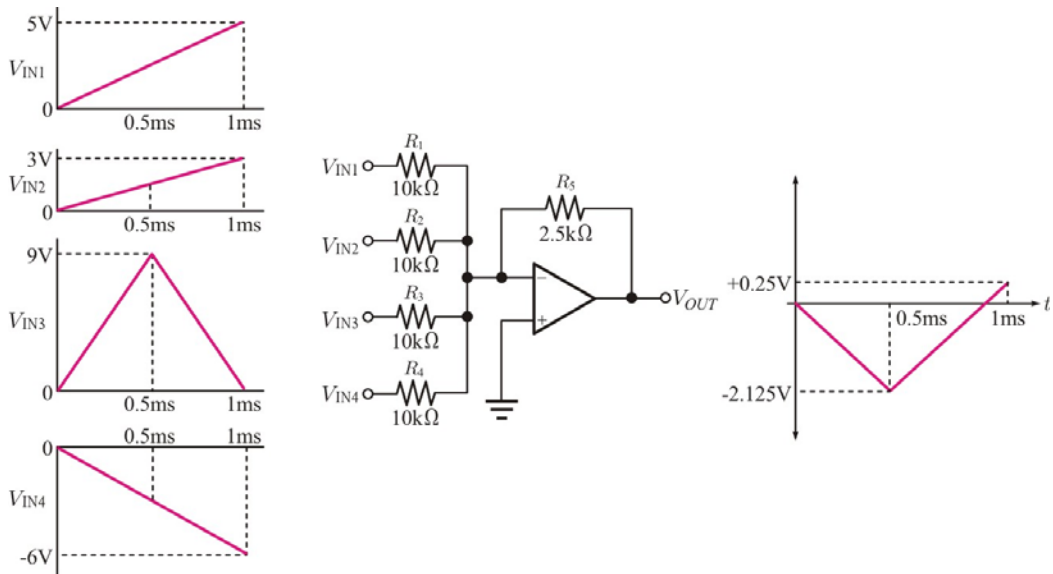


그림 13-61

24. 그림 13-29의 D/A변환기의 출력이 그림 13-62와 같다. 무엇이 고장인지 알아내라.

해설 입력 D_2 는 분실(정수 0으로 동작). 이것은 $50k\Omega$ 저항이 개방되었음을 나타낸다.

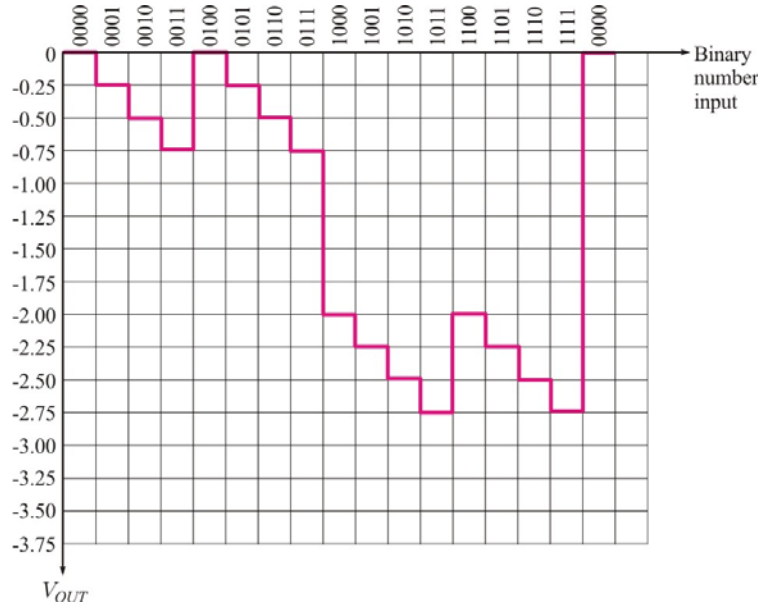


그림 13-62